

Wykład 10

Pentium Pro

Bartłomiej Zieliński, PhD, DSc

Pentium Pro

Program:

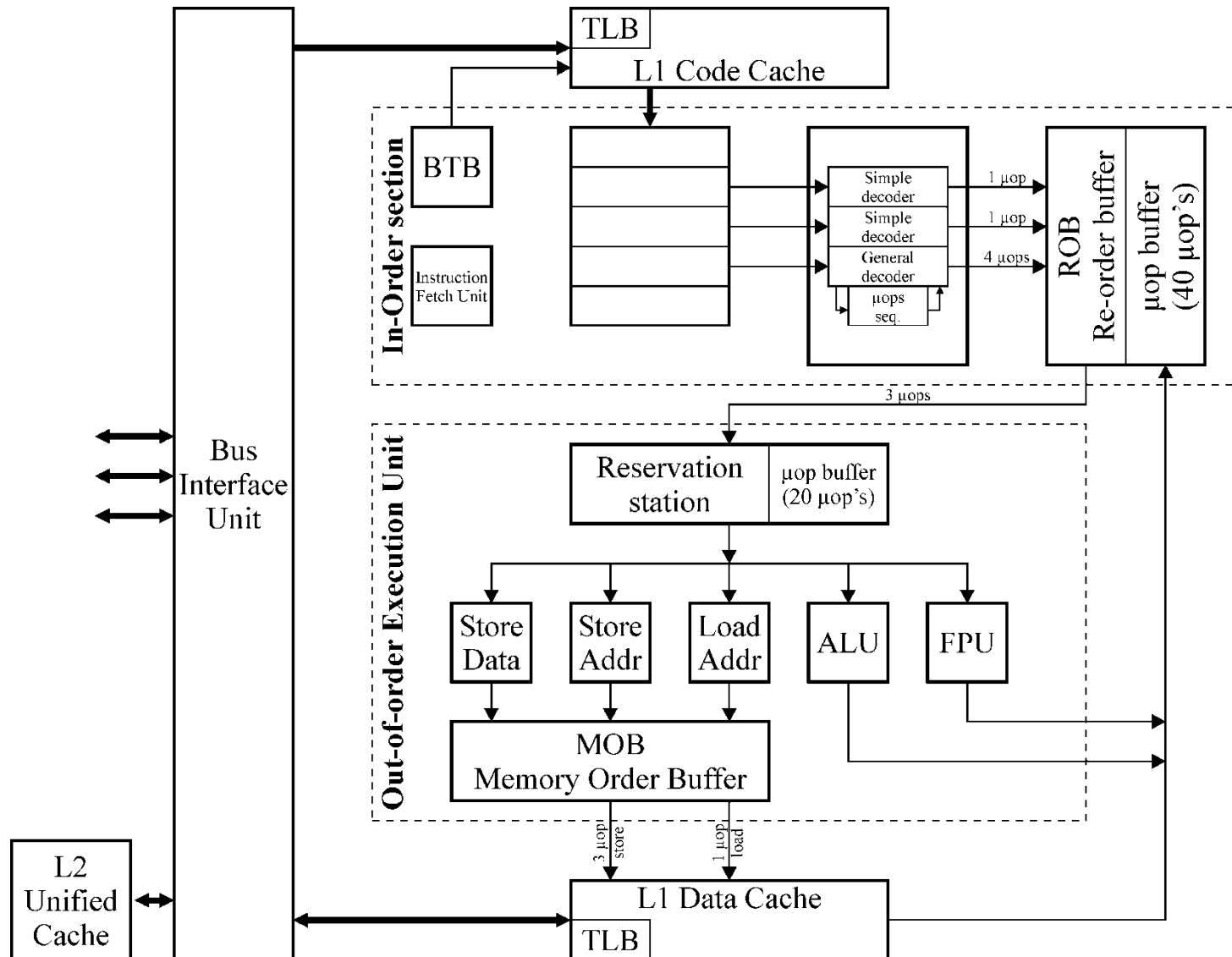
- Procesor Pentium Pro
 - Struktura
 - Zasada działania
- Rozszerzenie 3DNow!
- Rozszerzenie SSE
- Rozpoznawanie typu i cech procesora
 - Rozkaz `cput`

Pentium Pro

- Procesor Pentium Pro
 - Zewnętrzenie
 - *widoczne dla programisty*
 - Superskalarny, CISC
 - Zakończenie do 3 rozk./clk
 - Wewnętrznie
 - *niewidoczne dla programisty*
 - Jądro RISC
 - Instrukcje tłumaczone na μ op RISC

Pentium Pro

- Pentium Pro – struktura



Pentium Pro

- Pentium Pro – przewidywanie skoków
 - Brak skoku
 - Brak opóźnienia (jeśli dobra prognoza)
 - Przewidziany skok
 - Opóźnienie 1 Tclk
 - Utrata zawartości potoku za instrukcją skoku
 - Błędna prognoza
 - Opóźnienie: min 9 clk, typowo 10..15 clk, max 26 clk, zależnie od warunków wykonania
 - Przewidywanie statyczne → opóźn. 5..6 clk
 - Dla skoków nie opisanych w BTB
 - Skok wstecz → skok (np. koniec pętli)
 - Skok w przód → brak skoku (np. obsługa błędów)

Pentium Pro

- Pentium Pro – dekodowanie rozkazów
 - W kolejności występowania w kodzie
 - 3 dekodery:
 - 2 proste – dla krótkich/prostych rozk., np. mov reg, reg
 - 1 ogólny + sequencer – dla długich rozkazów
 - Do 3 instr/clock (złożone lub długie → <3)
 - ≤8B → dekodery proste
 - ≤15B → dekodery ogólne
 - ≥9B → więcej taktów zegara
 - >4 μops → więcej taktów zegara
 - Maks. wydajność dekodera
 - Zasada 1-1-4
 - Liczba μop/instr. w liście rozkazów

Pentium Pro

- Pentium Pro
 - 1 μop = 118 bitów (operator, src1, src2, dst)
 - Bufor przestawień (*Re-Order Buffer*)
 - Wejście – do 6 $\mu\text{op}/\text{clk}$
 - Centrum przetwarzania rozkazów (*Instruction Pool*)
 - Wykonanie spekulatywne/z pominięciem kolejności
 - Przechowywanie wyników cząstkowych
 - Rozwiązywanie zależności rozkazów (Reg. Alias Table)
 - Przetworzone μop $\rightarrow$ *Reservation Station*

Pentium Pro

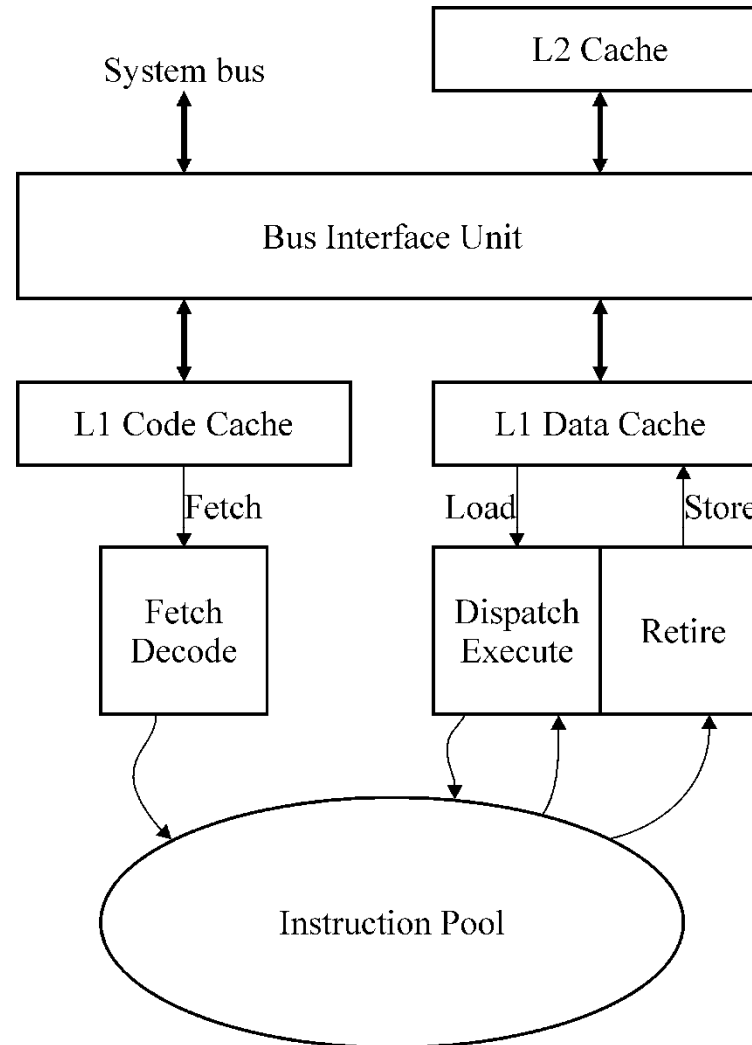
- Pentium Pro
 - Reservation Station
 - Do 20 μ ops czekających na wykonanie
 - Gotowość $\rightarrow$ wykonanie (Data Flow)
 - Czas wykonania
 - Całkowite 1 clk
 - Mnożenie 4 clk
 - Dzielenie 12-36 clk
 - FPU przeciętnie 3..38 clk
 - Obliczenie adresu – 1 clk

Pentium Pro

- Pentium Pro
 - Potoki
 - Całkowity – 14 stages
 - FPU – 16 stages
 - Bez odwołania do pamięci – 12 clk
 - Odwołanie do pamięci +6 clk
 - Wykonanie dynamiczne (*Dynamic Execution*)
 - Analiza przepływu program i danych dla osiągnięcia optymalnej kolejności wykonania rozkazów
 - Zakończenie wykonania (*Retirement*)
 - Usunięcie μop z bufora przestawień
 - Zapis wyników do rejestrów lub pamięci

Pentium Pro

- Pentium II – schemat uproszczony

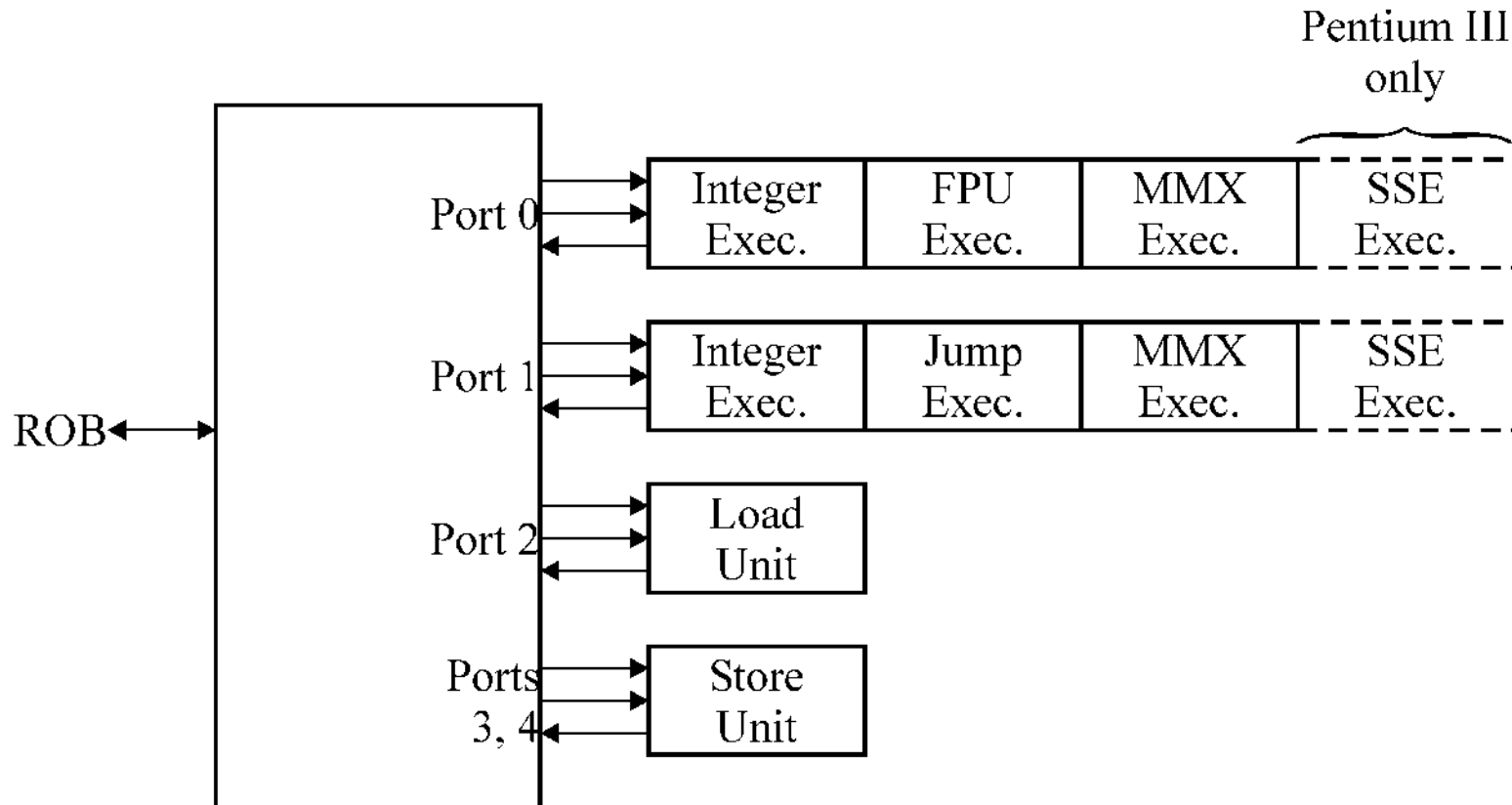


Pentium Pro

- Pentium II, III

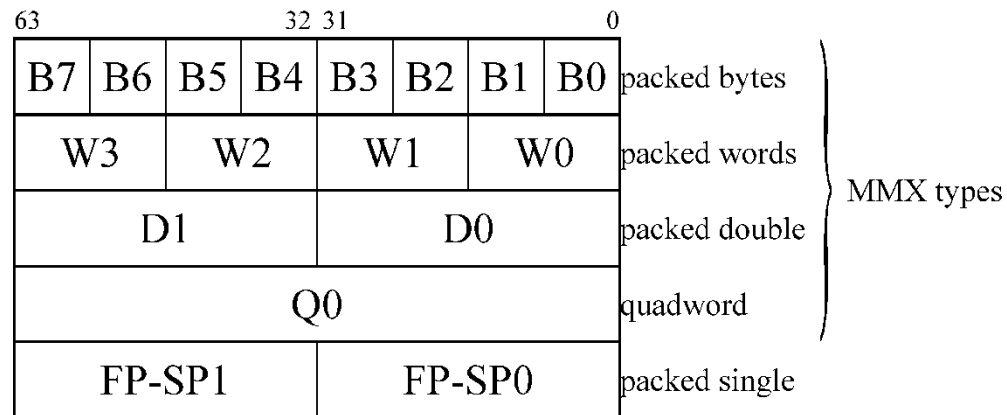
- Wada

- Porty 0, 1: wiele jednostek wykonawczych, tylko 2 porty



Pentium Pro

- Rozszerzenie 3DNow!
 - Uzupełnienie MMX o obliczenia zmiennoprzec.
 - 2 liczby pojedynczej precyzji w rejestrze



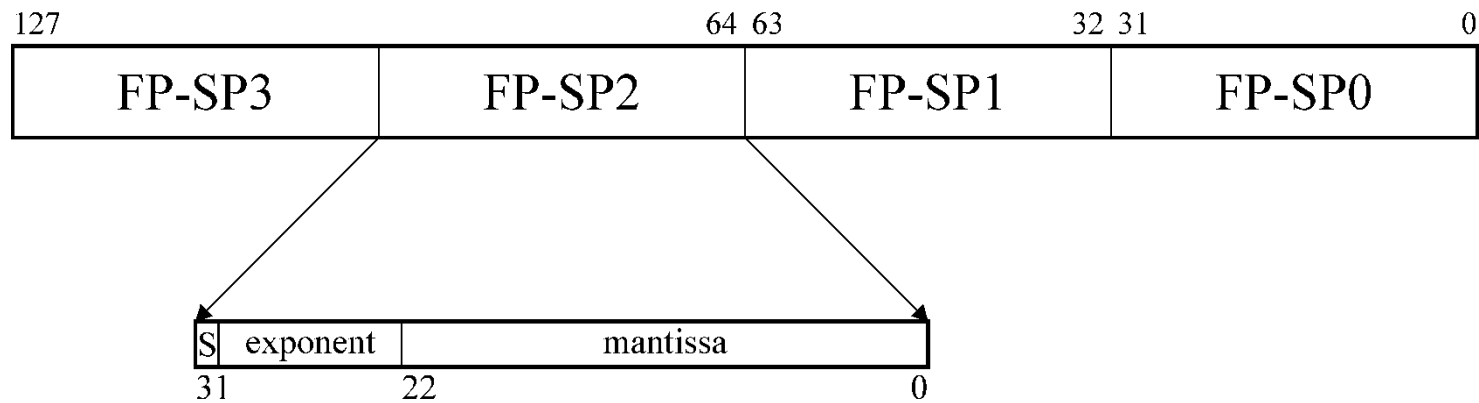
- 21 rozkazów
- Zgodność z IEEE-754

Pentium Pro

- Rozszerzenie 3DNow!
 - Wykonanie potokowe
 - 2 potoki → do 2 instr./clk
 - Brak ograniczeń parowania i wykonania
 - 2 rozkazy w 2 potokach używają tej samej jednostki wykonawczej → 1 rozk. czeka ≤ 1 clk
 - Niektóre operacje MMX i 3DNow! wykonywane w tych samych jednostkach wykonawczych

Pentium Pro

- SSE
 - *Streaming SIMD Extensions*



Rozpoznawanie procesora

- Rozkaz Cpuid

Rozpoznawanie procesora

- Dawniejsze metody
 - Niektóre typowo nieważne różnice w wykonaniu rozkazów
 - Np. rozkazy push/pop
 - Zapis mem[SP], SP++
 - SP++, zapis mem[SP]
 - Triki programistyczne
 - Niektóre μ p po zerowaniu ustawiają rejestry
 - Odczyt możliwy tylko bezpośrednio po zerowaniu
 - Informacja niedostępna dla programów użytkowych, jeśli nie zachowano początkowych zawartości rejestrów

Rozpoznawanie procesora

- Rozkaz `cpuid`
 - Dostępny w procesorach rodziny 8086 od Pentium oraz późnych 486
 - Wykonanie na każdym poziomie uprzywilejowania
 - Dostępny dla wszystkich programów
 - Coraz więcej informacji
 - Dekodowanie staje się złożone

Rozpoznawanie procesora

- Rozkaz `cpuid`
 - Jeśli występuje, można ustawić znacznik
 - Użycie:
 - `EAX` = numer funkcji
 - `Cpuid`
 - Wynik → `EAX`, `EBX`, `ECX`, `EDX`
 - Interpretacja zależna od funkcji
 - Funkcje:
 - Podstawowe (*basic*): `0x00000000.....`
 - Rozszerzone (*extended*): `0x80000000.....`

Rozpoznawanie procesora

- Rozkaz `cuid`
 - Funkcje podstawowe
 - EAX=0: Highest Function Parameter and Manufacturer ID
 - EAX = najwyższy nr funkcji podstawowej
 - EBX, EDX, ECX = ciąg znaków producenta, np.
 - » GenuineIntel – Intel
 - » AuthenticAMD or AMDIsbetter! – AMD
 - » CyrixInstead – Cyrix
 - » CentaurHauls – VIA
 - » VMwareVMware – VMware virtual machine
 - » Microsoft Hv – Hyper-v virtual machine

Rozpoznawanie procesora

- Rozkaz `cuid`
 - Funkcje podstawowe
 - EAX=1: Processor Info and Feature Bits
 - EAX = Processor Type, Family, Model, Stepping
 - » Później także Extended Family & Model
 - EBX = Brand ID i inne informacje
 - ECX, EDX – cechy (*feature flags*), np.
 - » FPU, MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, SSE4.2
 - » TSC, PSE (Page Size Ext.), PAE (Phys. Addr. Ext.), PSN (Processor Serial Number), HTT (Hyper-Threading Techn.) etc.

Rozpoznawanie procesora

- Rozkaz `cuid`
 - Funkcje podstawowe
 - EAX=2: Cache and TLB Descriptor information
 - Dostępne od Pentium II
 - EAX, EBX, ECX, EDX = 8-b deskryptory
 - » Dekodowanie w pętli (AL = liczba pętli)
 - » Aplikacja musi znać wartości deskryptorów
 - Nowe ID mogą być niezrozumiałe dla starszych programów
 - » Niektóre wartości niejednoznaczne
 - » Obecnie tylko do opisu TLB
 - Dane pamięci podręcznej podaje osobny (lepszy) mechanizm

Rozpoznawanie procesora

- Rozkaz `cpuid`
 - Funkcje podstawowe
 - EAX=3: Processor serial number
 - Dostępny tylko w Pentium III
 - Można wyłączyć w BIOS-ie (do resetu)
 - Obecnie znaczenie wyłącznie historyczne
 - » Obawa o prywatność
 - » Możliwość użycia jako klucz sprzętowy

Rozpoznawanie procesora

- Rozkaz `cpuid`
 - Funkcje podstawowe
 - EAX=4: Deterministic cache parameters
 - (we) EAX = 4; ECX = index; powtarzane, aż AL_{5..0} = 0
 - (wy) EAX, EBX, ECX, EDX = informacja o pamięci podręcznej
 - Konieczność obliczenia pojemności i organizacji pamięci podręcznej
 - Algorytm obliczania jest znany
 - Nie jest konieczna znajomość wartości deskryptorów, by prawidłowo zrozumieć uzyskaną informację

Rozpoznawanie procesora

- Rozkaz `cpuid`
 - Funkcje podstawowe
 - EAX=5...A – szczegółowe informacje o zaawansowanych właściwościach procesora
 - EAX=B: Processor Topology
 - Liczba rdzeni i wątków

Rozpoznawanie procesora

- Rozkaz `cpuid`
 - Funkcje rozszerzone
 - EAX=80000000: largest extended function
 - EAX=80000001: extended feature bits
 - EAX=80000002..80000004: Processor Brand String
 -

Rozpoznawanie procesora

- Więcej informacji:
 - Intel® Processor Identification and the CPUID Instruction. Application Note 485 (*wycofana!*)
 - Intel® 64 and IA-32 Architectures Software Developer's Manual Volume 2A: Instruction Set Reference, A-L, pp. 3-190 to 3-224 (2016)
 - AMD CPUID Specification 2.34 (2010)
 - <https://en.wikipedia.org/wiki/CPUID>
 - <http://ixbtlabs.com/articles3/cpu/via-nano-cpuid-fake-p1.html>
 - <https://www.agner.org/optimize/#cpuidfake>

Rozpoznawanie procesora

Przykładowe wyniki – Asus EEE PC 1000HG (1)

Max. CUID function: 000A

OEM string: GenuineIntel

FamModStp.: 006.1C.2

Brand : 0 - No brand

Processor features:

PBE	TM	HTT	SS	SSE2	SSE	FXSR	MMX	ACPI
DS	CLFSH	PAT	CMOV	MCA	PGE	MTRR	SEP	APIC
CX8	MCE	PAE	MSR	TSC	PSE	DE	VME	FPU

Processor features:

MOVBE	PDCM	xTPR	SSSE3	TM2	EST	DS-CPL	Monitor
DTES64	SSE3						

CLFSH line size: 8 B

Count of logical processors: 2

Serial No.: not supported or disabled

59h: Data TLB0, 4KB page, fully assoc., 16 ent.

BAh: Code TLB, 4KB page, 8-way assoc., 64 ent.

4Fh: Code TLB, 4KB page, 32 ent.

C0h: Data TLB1, 4KB page, 4-way assoc., 64 ent.

80h: Code TLB, 2MB/4MB page, 4-way assoc., 8/4 ent.

30h: L1 Code cache 32KB, 8-way assoc., 64-byte line

0Eh: L1 Data cache 24KB, 6-way assoc., 64B line

Rozpoznawanie procesora

Przykładowe wyniki – Asus EEE PC 1000HG (2)

Deterministic cache information:

Data L1, 2 thread(s), 1 Core(s), 64B line, 1 part, 6-ways assoc., 64 sets

Size: 24 KB

Code L1, 2 thread(s), 1 Core(s), 64B line, 1 part, 8-ways assoc., 64 sets

Size: 32 KB

Unif L2, 2 thread(s), 1 Core(s), 64B line, 1 part, 8-ways assoc., 1024 sets

Size: 512 KB

Processor name: Intel(R) Atom(TM) CPU N270 @ 1.60GHz

Please wait, measuring processor frequency (about 5 seconds)...

Reported frequency [MHz]: 1600

Measured frequency [MHz]: 1601

Rozpoznawanie procesora

Przykładowe wyniki – Samsung RC710 (1)

Max. CUID function: 000B

OEM string: GenuineIntel

FamModStp.: 006.25.5

Brand : 0 - No brand

Processor features:

PBE	TM	HTT	SS	SSE2	SSE	FXSR	MMX	ACPI
DS	CLFSH	PSE-36	PAT	CMOV	MCA	PGE	MTRR	SEP
APIC	CX8	MCE	PAE	MSR	TSC	PSE	DE	VME
FPU								

Processor features:

POPCNT	SSE4.2	SSE4.1	PCID	PDCM	xTPR	CX16	SSSE3	TM2
EST	VMX	DS-CPL	Monitor	DTE64	SSE3			

CLFSH line size: 8 B

Count of logical processors: 16

5Ah: Data TLB0, 2MB/4MB page, 4-way assoc., 32 ent.

03h: Data TLB, 4KB page, 4-way assoc., 64 ent.

55h: Code TLB, 2MB/4MB page, fully assoc., 7 ent.

DDh: L3 cache 3MB, 12-way assoc., 64B line

B2h: Code TLB, 4KB page, 4-way assoc., 64 ent.

F0h: 64B prefetch

2Ch: L1 Data cache 32KB, 8-way assoc., 64B line

21h: L2 MLC 256KB, 8-way assoc., 64B line

CAh: Shared L2 TLB, 4KB page, 4-way assoc., 512 ent.

09h: L1 Code cache 32KB, 4-way assoc., 64B line

Rozpoznawanie procesora

Przykładowe wyniki – Samsung RC710 (2)

Deterministic cache information:

Data L1, 2 thread(s), 8 Core(s), 64B line, 1 part, 8-ways assoc., 64 sets

Size: 32 KB

Code L1, 2 thread(s), 8 Core(s), 64B line, 1 part, 4-ways assoc., 128 sets

Size: 32 KB

Unif L2, 2 thread(s), 8 Core(s), 64B line, 1 part, 8-ways assoc., 512 sets

Size: 256 KB

Unif L3, 16 thread(s), 8 Core(s), 64B line, 1 part, 12-ways assoc., 4096 sets

Size: 3 MB

2 processors at level 00 - Thread

4 processors at level 01 - Core

Max. CPUID function: 0008

Processor features:

IA-64 RDTSCP XD bit

Processor name: Intel(R) Core(TM) i3 CPU M 380 @ 2.53GHz

Please wait, measuring processor frequency (about 5 seconds)...

Reported frequency [MHz]: 2533

Measured frequency [MHz]: 2526

Rozpoznawanie procesora

Przykładowe wyniki – Lenovo T540 (1)

FamModStp.: 006.3C.3

Brand : 0 - No brand

Processor features:

PBE	TM	HTT	SS	SSE2	SSE	FXSR	MMX	ACPI
DS	CLFSH	PSE-36	PAT	CMOV	MCA	PGE	MTRR	SEP
APIC	CX8	MCE	PAE	MSR	TSC	PSE	DE	VME
FPU								

Processor features:

RDRAND	F16C	AVX	XSAVE	AES	TSD d.1.	POPCNT	MOVBE	
SSE4.2	SSE4.1	PCID	PDCM	xTPR	CX16	FMA	(11)	
SSSE3	TM2	EST	VMX	DS-CPL	Monitor	DTES64	PCLMULDQ	SSE3

CLFSH line size: 8 B

Count of logical processors: 16

Serial No.: not supported or disabled

63h: Unknown: 63h

03h: Data TLB, 4KB page, 4-way assoc., 64 ent.

76h: Code TLB, 2MB/4MB page, fully assoc., 8 ent.

FFh: Unknown: FFh

B5h: Code TLB, 4KB page, 8-way assoc., 64 ent.

F0h: 64B prefetch

C1h: Shared L2 TLB, 4KB/2MB page, 8-way assoc., 1024 ent.

Rozpoznawanie procesora

Przykładowe wyniki – Lenovo T540 (2)

Deterministic cache information:

Data L1, 2 thread(s), 8 Core(s), 64B line, 1 part, 8-ways assoc., 64 sets

Size: 32 KB

Code L1, 2 thread(s), 8 Core(s), 64B line, 1 part, 8-ways assoc., 64 sets

Size: 32 KB

Unif L2, 2 thread(s), 8 Core(s), 64B line, 1 part, 8-ways assoc., 512 sets

Size: 256 KB

Unif L3, 16 thread(s), 8 Core(s), 64B line, 1 part, 12-ways assoc., 4096 sets

Size: 3 MB

2 processors at level 00 - Thread

4 processors at level 01 - Core

Max. CPUID function: 0008

Processor features:

IA-64 RDTSCP SSE2 XD bit

Processor name: Intel(R) Core(TM) i5-4210M CPU @ 2.60GHz

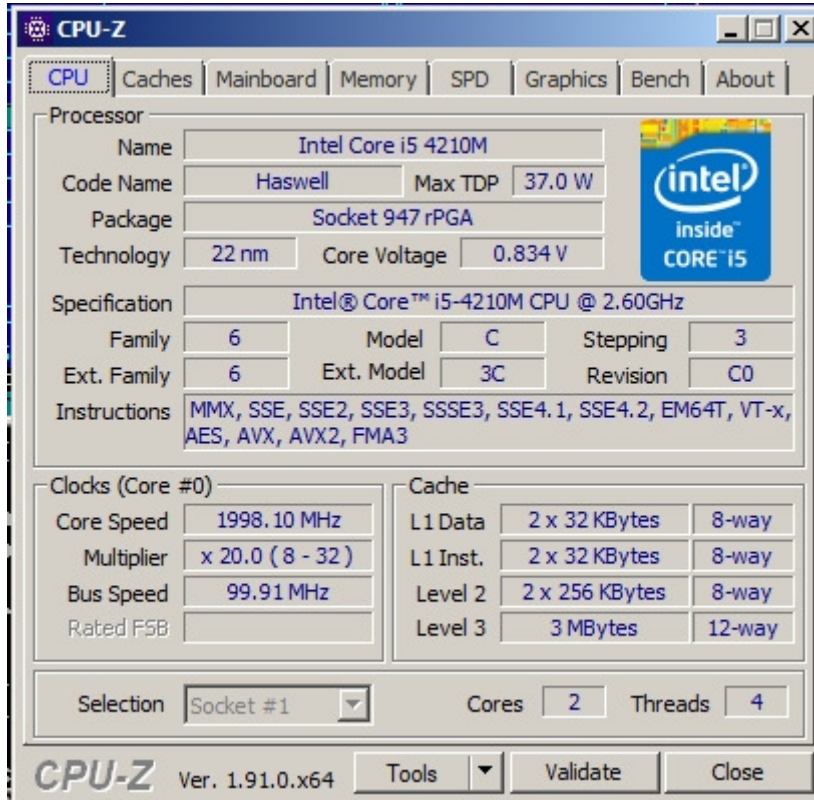
Please wait, measuring processor frequency (about 5 seconds)...

Reported frequency [MHz]: 2600

Measured frequency [MHz]: 2593

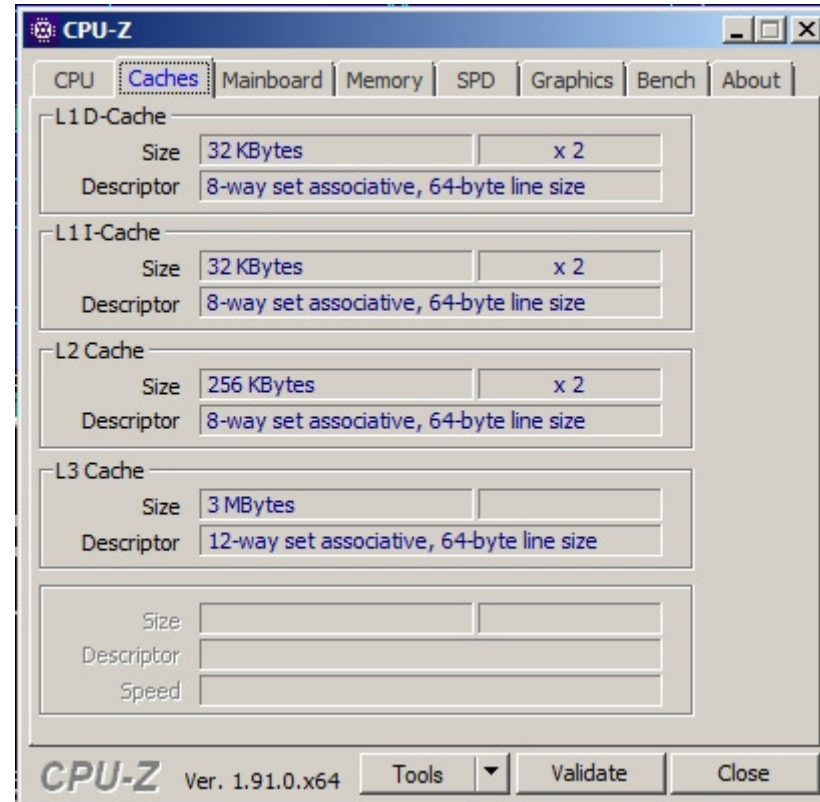
Rozpoznawanie procesora

Przykładowe wyniki – Lenovo T540 (cpu-z)



The screenshot shows the CPU-Z application window with the 'CPU' tab selected. It displays detailed information about the Intel Core i5-4210M processor, including its name, code name (Haswell), package (Socket 947 rPGA), technology (22 nm), and core voltage (0.834 V). The specification section indicates it is an Intel® Core™ i5-4210M CPU @ 2.60GHz, with family 6, model C, stepping 3, and revision C0. The instructions supported are MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, SSE4.2, EM64T, VT-x, AES, AVX, AVX2, and FMA3. The clocks section shows a core speed of 1998.10 MHz, a multiplier of x 20.0 (8 - 32), a bus speed of 99.91 MHz, and a rated FSB. The cache section shows L1 Data and L1 Inst. at 2 x 32 KBytes (8-way), Level 2 at 2 x 256 KBytes (8-way), and Level 3 at 3 MBytes (12-way). The selection dropdown is set to 'Socket #1', showing 2 cores and 4 threads.

Processor			
Name	Intel Core i5 4210M		
Code Name	Haswell	Max TDP	37.0 W
Package	Socket 947 rPGA		
Technology	22 nm	Core Voltage	0.834 V
Specification: Intel® Core™ i5-4210M CPU @ 2.60GHz			
Family	6	Model	C
Ext. Family	6	Ext. Model	3C
Stepping	3	Revision	C0
Instructions: MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, SSE4.2, EM64T, VT-x, AES, AVX, AVX2, FMA3			
Clocks (Core #0)			
Core Speed	1998.10 MHz		
Multiplier	x 20.0 (8 - 32)		
Bus Speed	99.91 MHz		
Rated FSB			
Cache			
L1 Data	2 x 32 KBytes	8-way	
L1 Inst.	2 x 32 KBytes	8-way	
Level 2	2 x 256 KBytes	8-way	
Level 3	3 MBytes	12-way	
Selection: Socket #1			
Cores		2	Threads
		4	



The screenshot shows the CPU-Z application window with the 'Caches' tab selected. It displays information about the L1 D-Cache, L1 I-Cache, L2 Cache, and L3 Cache. The L1 D-Cache and L1 I-Cache are both 32 KBytes, 8-way set associative, with a 64-byte line size. The L2 Cache is 256 KBytes, 8-way set associative, with a 64-byte line size. The L3 Cache is 3 MBytes, 12-way set associative, with a 64-byte line size. The bottom section shows empty fields for Size, Descriptor, and Speed.

L1 D-Cache	
Size	32 KBytes x 2
Descriptor	8-way set associative, 64-byte line size
L1 I-Cache	
Size	32 KBytes x 2
Descriptor	8-way set associative, 64-byte line size
L2 Cache	
Size	256 KBytes x 2
Descriptor	8-way set associative, 64-byte line size
L3 Cache	
Size	3 MBytes
Descriptor	12-way set associative, 64-byte line size
Size	
Descriptor	
Speed	

Rozpoznawanie procesora

Przykładowe wyniki – Samsung NC20 (fragment)

Max. CUID function: 000A

OEM string: CentaurHauls

FamModStp.: 006.0F.2

B0h: Code TLB, 2MB/4MB page, 4-way assoc., 8/4 ent.

B3h: Data TLB, 4KB page, 4-way assoc., 128 ent.

02h: Code TLB, 4MB page, fully assoc., 2 ent.

7Dh: L2 cache 2MB, 8-way assoc., 64B line

30h: L1 Code cache 32KB, 8-way assoc., 64-byte line

04h: Data TLB, 4MB page, 4-way assoc., 8 ent.

2Ch: L1 Data cache 32KB, 8-way assoc., 64B line

Deterministic cache information:

Max. CUID function: 0008

Processor name: VIA Nano processor U2250@1300+MHz

L1 Code TLB: 2/4 MB page, 0 entries, 0-way assoc.

L1 Data TLB: 2/4 MB page, 0 entries, 0-way assoc.

L1 Code TLB: 4KB page, 65408 entries, 8-way assoc.

L1 Data TLB: 4KB page, 65408 entries, 8-way assoc.

L1 Code cache: 64 KB, 16-way assoc., 64 B/line, 1 lines/tag

L1 Data cache: 64 KB, 16-way assoc., 64 B/line, 1 lines/tag

L2 Code/Unif TLB: 2/4 MB page, off

L2 Data TLB: 2/4 MB page, off

L2 Code/Unif TLB: 4KB page, off

L2 Data TLB: 4KB page, off

L2 Unif cache: 1024 KB, 16-way assoc., 64 B/line, 1 lines/tag

Rozpoznawanie procesora

Przykładowe wyniki – DOSBox 0.74

- Tryb emulacji Pentium

Max. CUID function: 0001

OEM string: GenuineIntel

FamModStp.: 005.01.3

Brand : 0 - No brand

Processor features:

TSC FPU

Please wait, measuring processor frequency (about 5 seconds)...

Reported frequency [MHz]: 0

Measured frequency [MHz]: 2