

Wykład 7

Od EISA do PCI

Bartłomiej Zieliński, PhD, DSc

Od EISA do PCI

Program:

- Magistrala EISA
- Architektura MCA
- Architektura VLB
- Architektura PCI
- Sygnały PCI

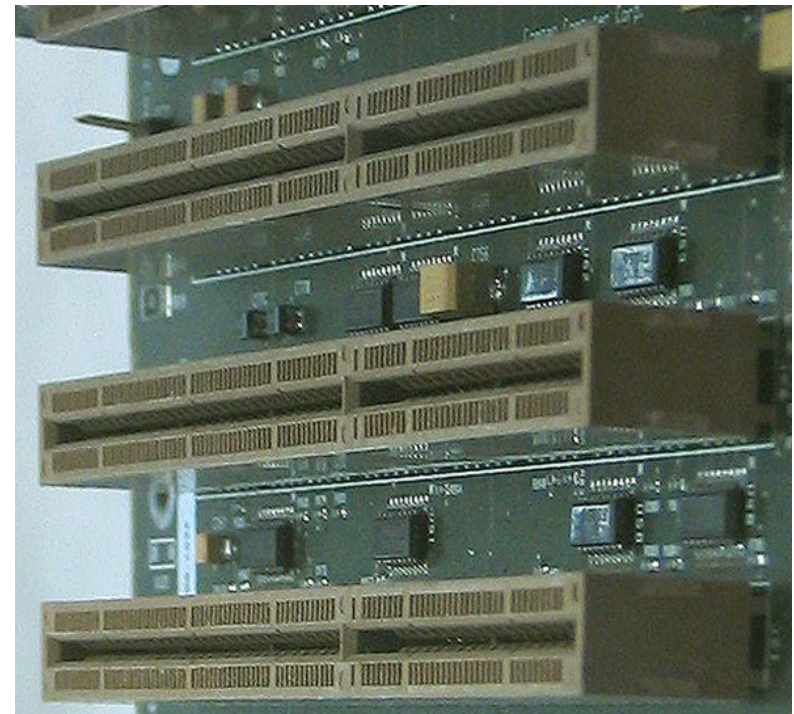
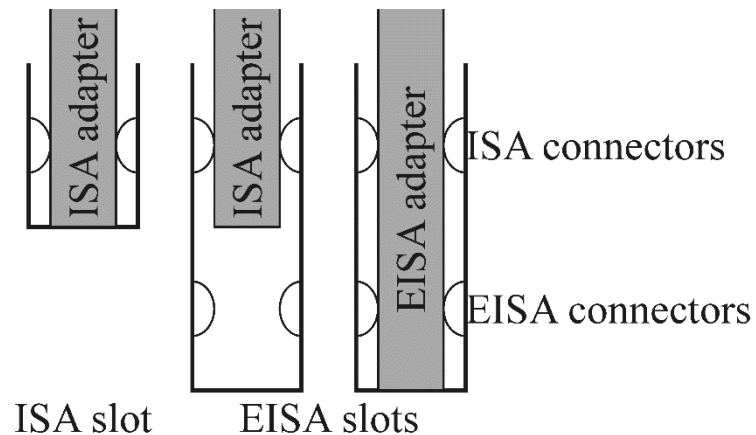
Od EISA do PCI

- Rozwój architektury PC

Bus	Data bits	Frequency [MHz]	Throughput [MBps]
ISA	8 or 16	8.33	8.33
EISA	32	8.33	33
MCA	32	10	20
VLB	32	40	120
PCI 2.0	32	33	132
PCI 2.0	64	33	264
PCI 2.1	32	66	264
AGP	32	66	264
AGP	32	133	532
AGP	32	266	1064

Od EISA do PCI

- EISA
 - **Extended Industry Standard Architecture**
 - Wsteczna zgodność z ISA
 - Rozpoznawanie 16/32-b
 - Karta ISA działa w gnieździe EISA
 - 2 poziomy styków
 - 98 sygn. ISA + 90 EISA



Od EISA do PCI

- EISA
 - Sygnały dodatkowe
 - $LA_{2..16}$, $LA_{24..31}$
 - $LA_{17..23}$ obecne w gnieździe ISA
 - Bez buforowania – mniejsze opóźnienia
 - $D_{16..31}$, $BE_{0..3}$
 - EXE16, EXE32
 - Wymuszenie przesyłu 16- lub 32-b
 - Domyślnie – przesył 8-b
 - » Kompatybilność wsteczna

Od EISA do PCI

- EISA
 - 32-b DMA, przesyły 8/16/32-b, w tym tryb 8237
 - 7 kanałów
 - 15 IRQ
 - $F_{\text{clk}}=8.33 \text{ MHz}$ (ISA)
 - Dostęp do pamięci = częstotliwość μp
 - 1 clk / cykl

Od EISA do PCI

- EISA
 - Pamięć konfiguracyjna
 - 4 KB
 - Programowe konfigurowanie urządzeń
 - Program konfiguracyjny dla kart rozszerzeń
 - Numeracja gniazd
 - Płyta główna: 0
 - Gniazda: 1-15
 - Zasoby płyty głównej: MaxSlot+1..63
 - BIOS odpowiada za rozwiązywanie konfliktów zasobów

Od EISA do PCI

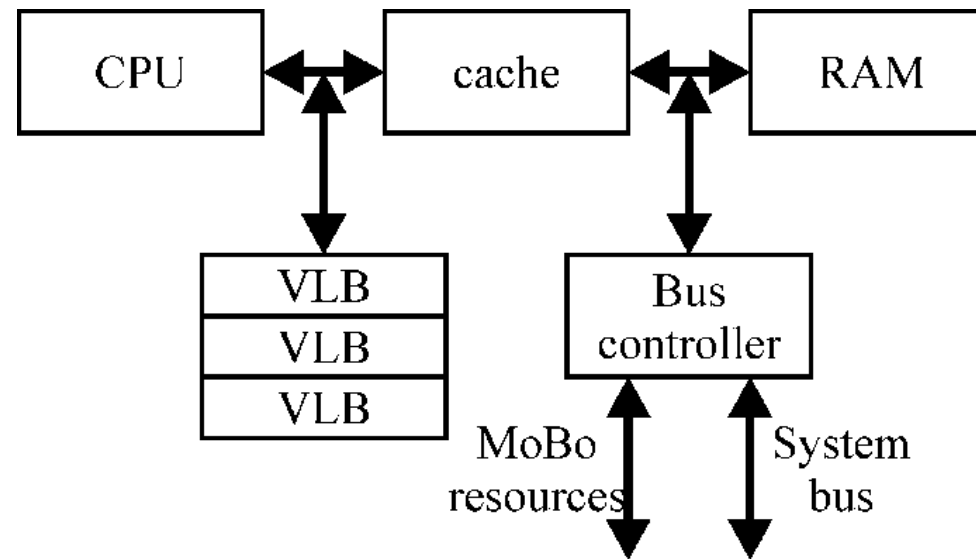
- MCA
 - MicroChannel Architecture (IBM PS/2)
 - 10 MHz, 2 clk/cykl
 - 32-b DMA (bez trybu 8237)
 - CPU + do 16 μ p na kartach rozszerzeń
 - 4 bity arbitrażu
 - Wyłącznie programowa konfiguracja urządzeń
 - Numeracja kart
 - Numeracja gniazd
 - Możliwe programowe odłączenie karty

Od EISA do PCI

- VLB
 - VESA Local Bus
 - Video Electronics Standards Association
 - Podłączenie bezpośrednio do magistrali lokalnej
 - 80386, 80486, (Pentium?)
 - Fclk=CPU clk
 - 1-3 gniazda
 - Liczba gniazd zależna od częstotliwości (?)
 - 50 MHz – 1 gniazdo, 40 MHz – 2 gniazda, 33 MHz – 3 gniazda
 - Rodzaje kart
 - Graficzna, sterownik HDD/FDD, sieciowa

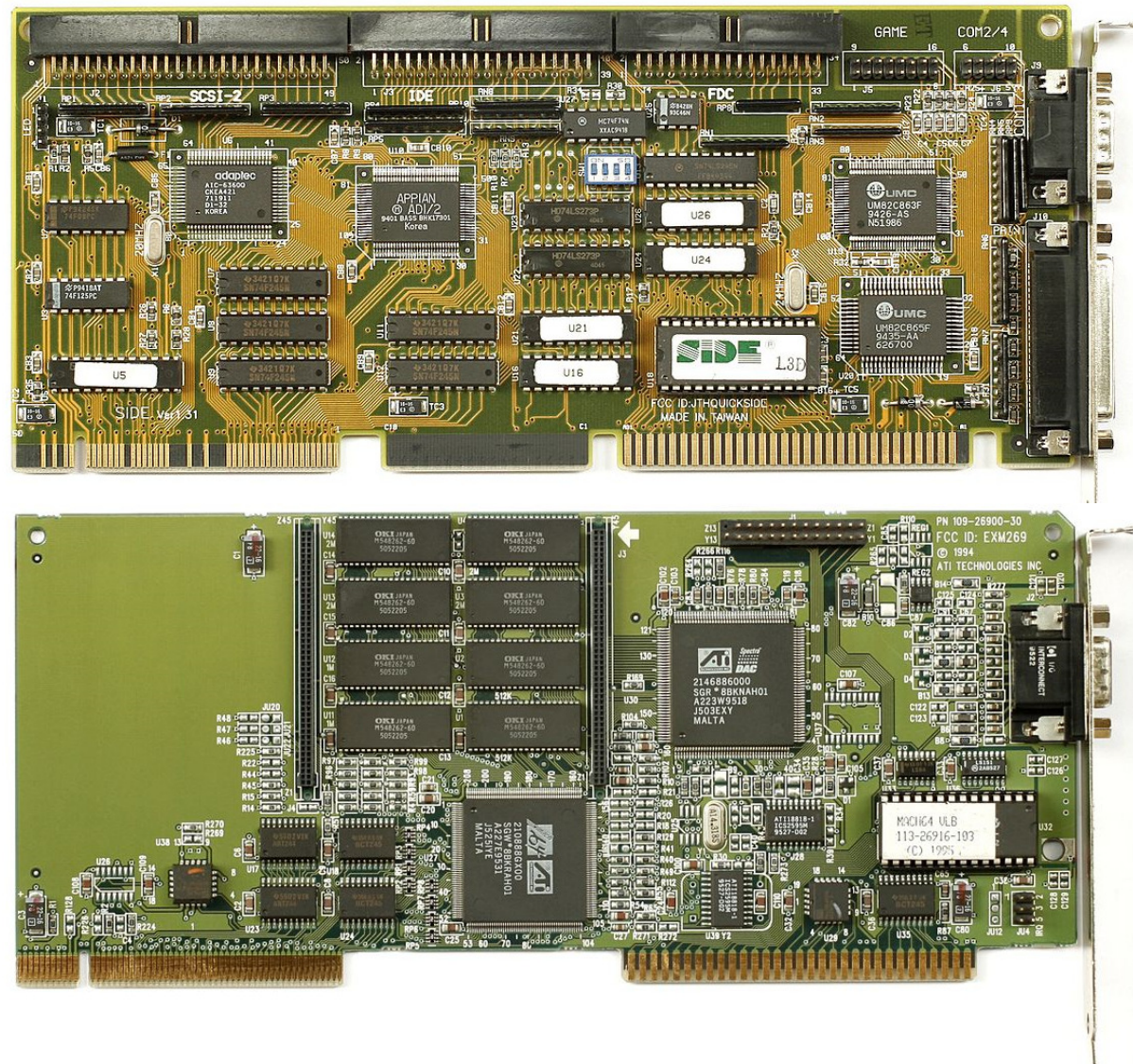
Od EISA do PCI

- VLB



Od EISA do PCI

- VLB



Od EISA do PCI

- VLB

- Zalety

- Prostota, łatwość implementacji, niski koszt
 - Wysoka przepustowość (do 200 MBps @ 50 MHz)

- Wady

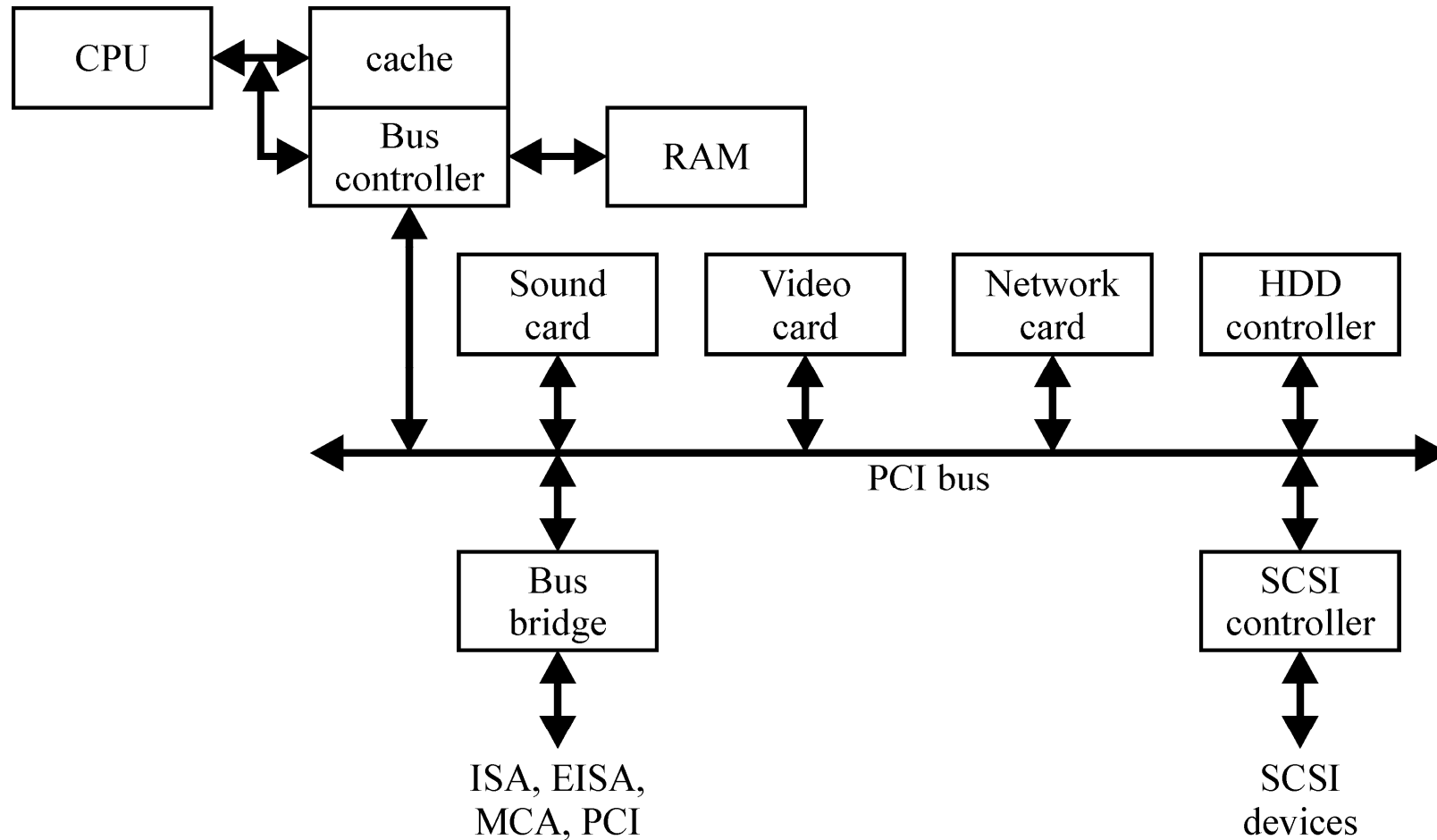
- Brak autokonfiguracji urządzeń
 - Konfiguracja wyłącznie sprzętowa
 - Zależność od sygnałów 80486
 - Mosty PCI-VLB nie zyskały popularności
 - Ograniczona liczba gniazd
 - Niska niezawodność i skalowalność
 - Problemy z wysokimi częstotliwościami

Od EISA do PCI

- PCI
 - Peripheral Component Interconnect
 - Bardzo złożone systemy:
 - 256 magistral $\times$ 32 urządzenia $\times$ 8 funkcji
 - 33/66 MHz, 1 clk/cykl, 32/64 bity
 - Urządzenia:
 - Inicjator – urządzenie nadrzędne
 - Terminator – urządzenie podrzędne
 - Konfiguracja programowa
 - Pamięć konfiguracyjna 256 B
 - Numeracja gniazd
 - Identyfikatory producentów i urządzeń

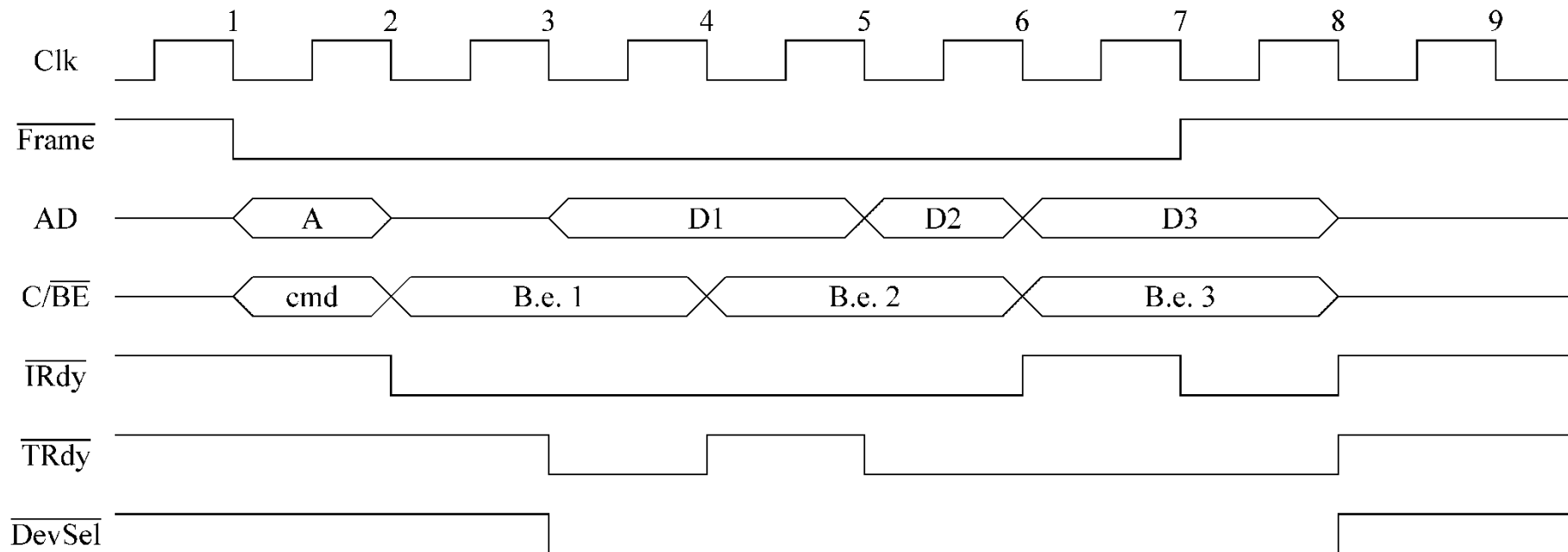
Od EISA do PCI

- PCI



Od EISA do PCI

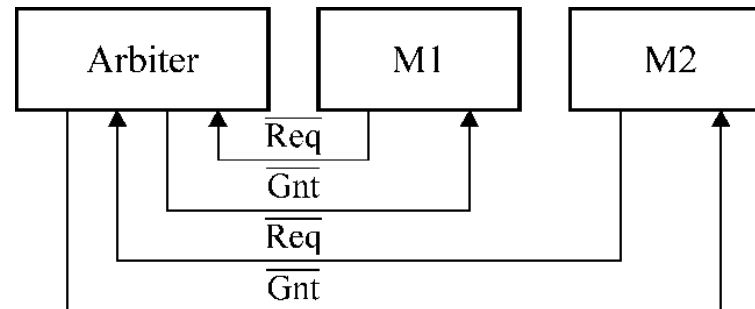
- PCI



- Frame=0 → odczyt adresu i rozkazu
- Addr OK → devsel
- Wymiana danych
 - 1 clk/cykl
 - Irdy, Trdy=1 → oczekiwanie
- Frame=1 → koniec
- Devsel=1 → zwolnienie magistrali

Od EISA do PCI

- PCI – arbitraż
 - Wykonywany, gdy aktywny >1 inicjator
 - Zwykle w Host/PCI (nie ma standardu)



- Algorytm arbitrażu nie zdefiniowany
 - Np. priorytetowy, rotacyjny, ...
- „arbitraż ukryty”
 - Podczas poprzedniego przesyłu danych

Od EISA do PCI

- Sygnały PCI (podst. 32b, dod. 64b)

Master	Signal	Slave
↔	AD _{0..31}	↔
→	C/ $\overline{\text{BE}}$ _{0..3}	→
↔	PAR	↔
↔	$\overline{\text{Frame}}$	→
←	$\overline{\text{TRdy}}$	←
→	$\overline{\text{IRdy}}$	→
←	$\overline{\text{Stop}}$	←
←	$\overline{\text{DevSel}}$	←
←	IDSel	→
→	$\overline{\text{Req}}$	×
←	$\overline{\text{Gnt}}$	×
←	Clk	→
←	RST	→
←	$\overline{\text{PErr}}$	←
→	$\overline{\text{SErr}}$	←

Master	Signal	Slave
↔	AD _{32..63}	↔
→	C/ $\overline{\text{BE}}$ _{4..7}	→
↔	PAR64	↔
↔	$\overline{\text{Req64}}$	→
←	$\overline{\text{Ack64}}$	←
↔	$\overline{\text{Lock}}$	→
↔	$\overline{\text{ClkRun}}$	↔
×	$\overline{\text{SBO}}$	→
×	Sdone	→
←	TDI	→
→	TDO	←
←	TCK	→
←	TMS	→
←	$\overline{\text{TRst}}$	→
→	$\overline{\text{IntA.. IntD}}$	←

Od EISA do PCI

- Sygnały PCI – szczegóły
 - AD – adres/dane
 - Przesyły tylko 32- or 64-b – brak wymiarowania
 - C/ $\overline{\text{BE}}$ – command/byte enable
 - Faza adresu - rozkaz
 - Faza danych – byte enable
 - PAR – kontrola parzystości dla AD i C/ $\overline{\text{BE}}$
 - Błąd parzystości – akcja zależna od ustawień
 - Od ignorowania do NMI

Od EISA do PCI

- Sygnały PCI – szczegóły

Code	Command	Comment
0	IntAck	Read of interrupt controller; only for PC compat.
1	Special Cycle	Broadcast to many targets
2	I/O Read	
3	I/O Write	
4	®	
5	®	
6	Mem Read	
7	Mem Write	
8	®	
9	®	
A	Conf Read	
B	Conf Write	
C	Mem Read Multiple	Long read beyond cache line
D	Dual Address cycle	64-bit address from initiator
E	Mem Read Line	Read to the end of cache line
F	Mem Write & Invalidate	

Od EISA do PCI

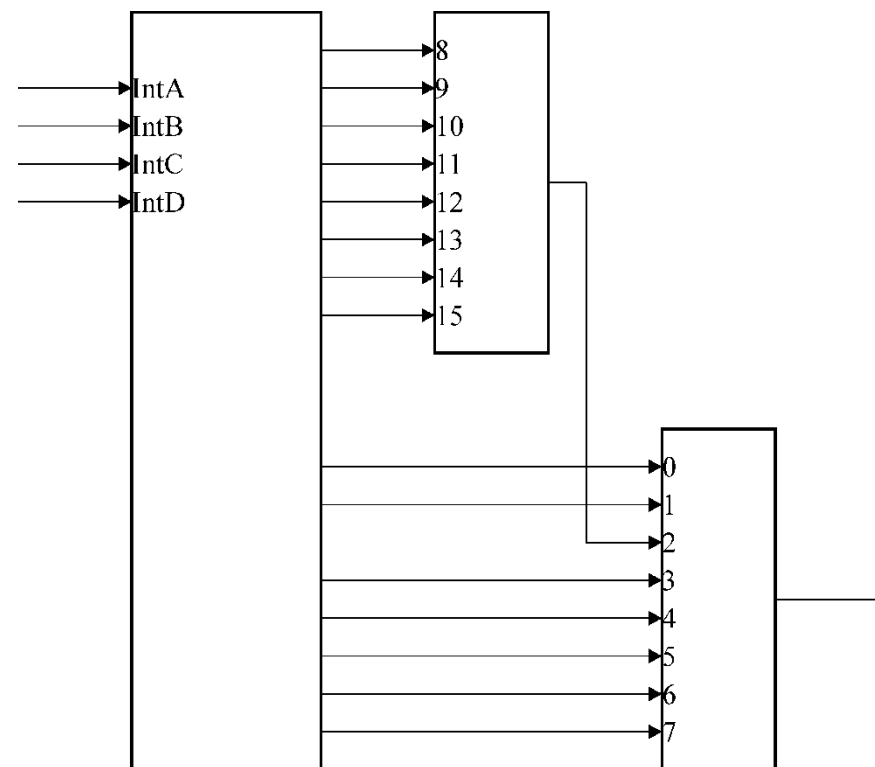
- Sygnały PCI – szczegóły
 - $\overline{\text{Frame}}$ – aktywacja przez inicjatora
 - Nieaktywny podczas ostatniego przesytu
 - $\overline{\text{TRdy}}$ – terminator gotowy (1 → oczekiwanie)
 - $\overline{\text{IRdy}}$ – inicjator gotowy
 - $\overline{\text{Stop}}$ – natychmiastowe zakończenie transmisji
 - Reakcja zależy od $\overline{\text{TRdy}}$ i $\overline{\text{DevSel}}$
 - $\overline{\text{DevSel}}$ – terminator rozpoznał adres
 - Nie później niż 2 clk od wystawienia adresu
 - IDSel – dostęp do pamięci konfiguracyjnej

Od EISA do PCI

- Sygnały PCI – szczegóły
 - $\overline{\text{Req}}$, $\overline{\text{Gnt}}$ – arbitraż między inicjatorami
 - $\overline{\text{PErr}}$ – błąd parzystości
 - $\overline{\text{SErr}}$ – błąd systemowy inny niż parzystość → NMI
 - PAR64 – bity parzystości dla rozsz. 64-b
 - $\overline{\text{Req64}}$ – próba przesyłu 64-b
 - $\overline{\text{Ack64}}$ – zgoda na przesył 64-b; jak $\overline{\text{DevSel}}$
 - $\overline{\text{Lock}}$ – blokada terminatora
 - $\overline{\text{ClkRun}}$ – niższa fclk (energooszczędność)

Od EISA do PCI

- Sygnały PCI – szczegóły
 - $\overline{\text{IntA}}$.. $\overline{\text{IntD}}$ – linie przerwań
 - Mogą być współdzielone przez urządzenia PCI
 - W PC przypisywane do linii IRQ



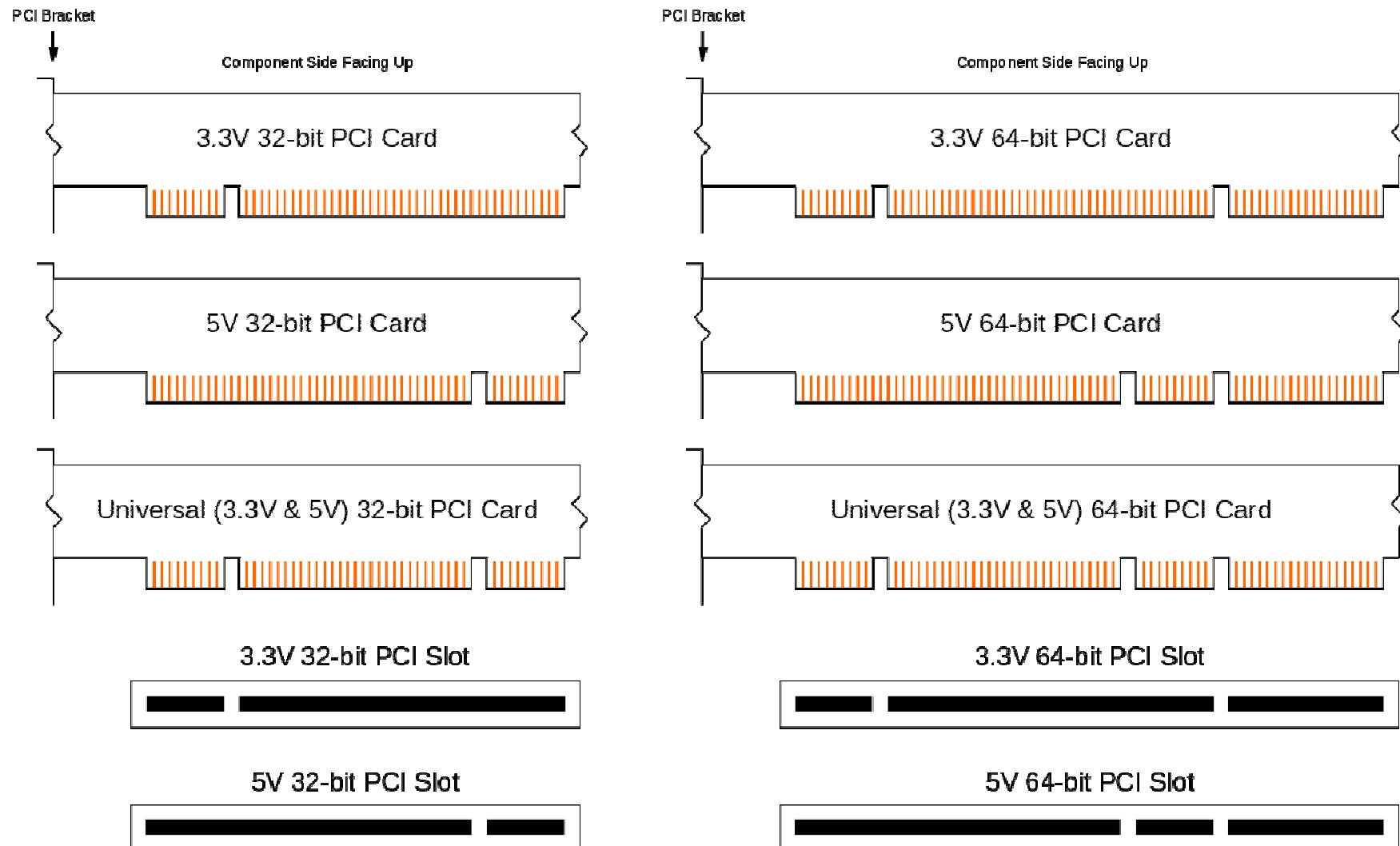
Od EISA do PCI

- Sygnały PCI – szczegóły
 - W PC – różne INT w różnych gniazdach
 - Urządzenia używają tylko wyprowadzenia A6
 - Unikanie konfliktu przerwań → zmiana gniazda
 - Przykładowe przypisanie (z pewnej płyty głównej)

Slot	A6	A7	B7	B8
1	A	C	B	D
2	B	D	A	C
3	C	A	B	D
4	A	B	D	C
5	D	B	C	A

Od EISA do PCI

- PCI – rodzaje kart i gniazd



Od EISA do PCI

- PCI – przykładowe zdjęcia

