

Wykład 4

Od 80286 do 80486

Bartłomiej Zieliński, PhD, DSc

Od 286 do 486

Program:

- 80286 – podstawowe właściwości
- 80386 – podstawowe właściwości
- 80486 – podstawowe właściwości
- 80486 – struktura i sygnały

Od 286 do 486

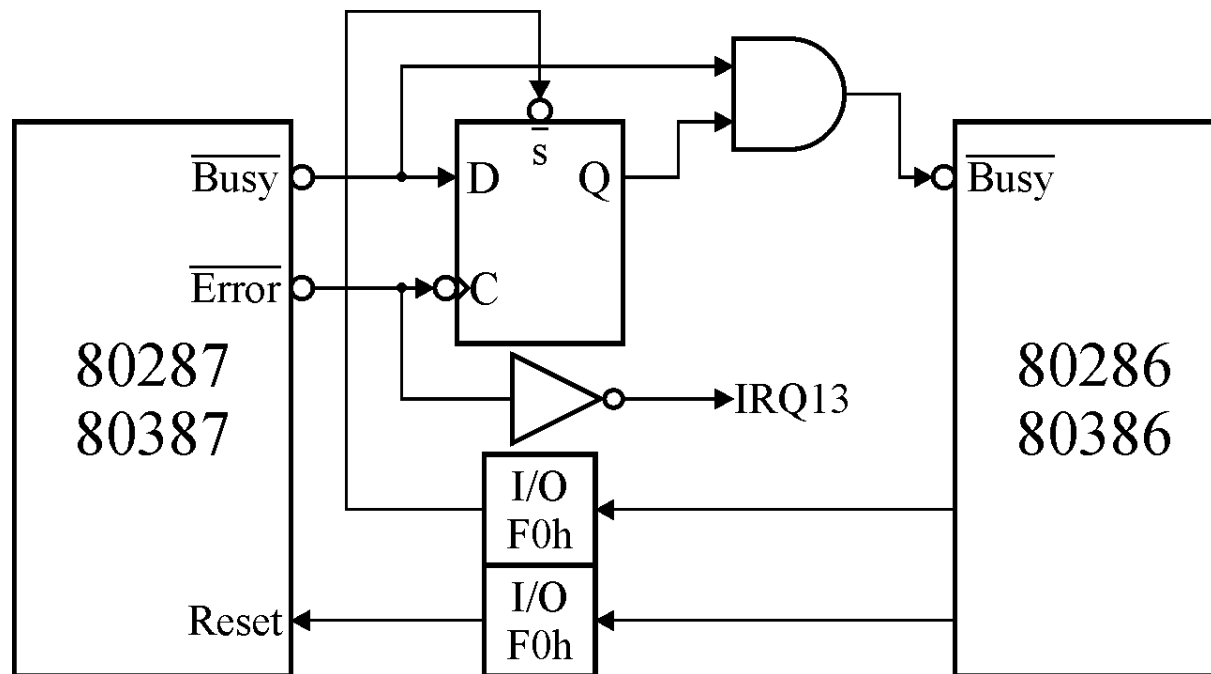
- 80286 – podstawowe właściwości
 - Dwa tryby pracy
 - Tryb rzeczywisty
 - Zgodność na poziomie kodu wynikowego
 - Kilka dodatkowych rozkazów
 - » Wsparcie wywołania podprogramów
 - » Wsparcie operacji na tablicach
 - Tryb wirtualny (chroniony)
 - Dodatkowe rozkazy
 - Wsparcie funkcji systemu operacyjnego
 - Niektóre rozkazy zastrzeżone dla systemu operacyjnego
 - Zgodność na poziomie kodu źródłowego

Od 286 do 486

- 80286 – podstawowe właściwości
 - Inne zasady współpracy z koprocesorem
 - 287 nie adresuje pamięci
 - Można użyć adresów wirtualnych
 - 286 musi wykonywać odczyt i zapis danych
 - » (2 cykle dostępu: do pamięci i do koprocesora)
 - Koprocesor dostępny w przestrzeni we-wy μ p 286'
 - Możliwa emulacja programowa
 - Brak koprocesora → wyjątek

Od 286 do 486

- 80286 – podstawowe właściwości
 - Współpraca z koprocesorem



Od 286 do 486

- 80286 – podstawowe właściwości
 - Odrębne magistrale adresowa i danych
 - Wyższa przepustowość
 - Szybsze dekodowanie adresów
 - Wsparcie dla pamięci z przeplotem
 - Wady
 - Pojemność segmentu ≤ 64 KB
 - Programy 8086 nie działają w trybie wirtualnym 80286
 - Nie można wrócić do trybu rzeczywistego (tylko reset!)
 - Problemy w niektórych μ k (np. PC/AT)
 - Rejestry mają przypisane znaczenie
 - Np. akumulator, bazowy, indeksowy, ...

Od 286 do 486

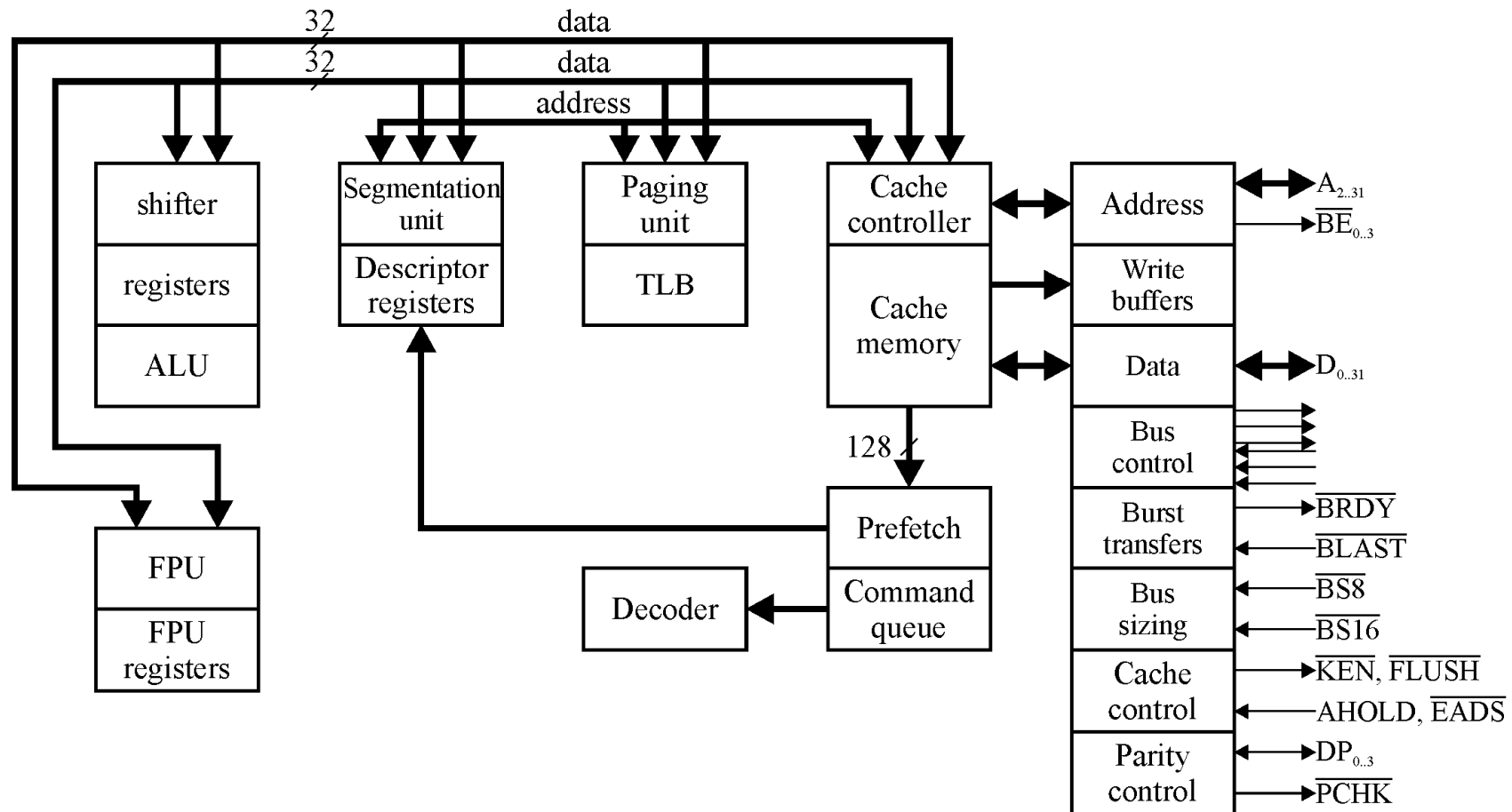
- 80386 – podstawowe właściwości
 - Try tryby pracy
 - Tryb rzeczywisty
 - Jak w 8086 + kilka dodatkowych rozkazów
 - Tryb wirtualny (chroniony)
 - Jak w 80286, ale adresy 32-bitowe
 - Wirtualny 86
 - Można uruchamiać programy dla trybu rzeczywistego w trybie wirtualnym
 - Zabroniony dostęp do niektórych urządzeń
 - Możliwość wielozadaniowości
 - Możliwe programowe przełączanie między wszystkimi trzema trybami

Od 286 do 486

- 80386 – podstawowe właściwości
 - Ominięto ograniczenia zastosowań rejestrów
 - Rejestry 16b: tylko BX może zawierać adres
 - Rejestry 32b: adres może być w EAX, EBX, ECX, EDX
 - Współpraca z koprocesorem jak w 80286
 - Można użyć 80287 lub 80387
 - Zarządzanie pamięcią
 - Segmentacja
 - Stronicowanie
 - Usunięto większość wad 80286

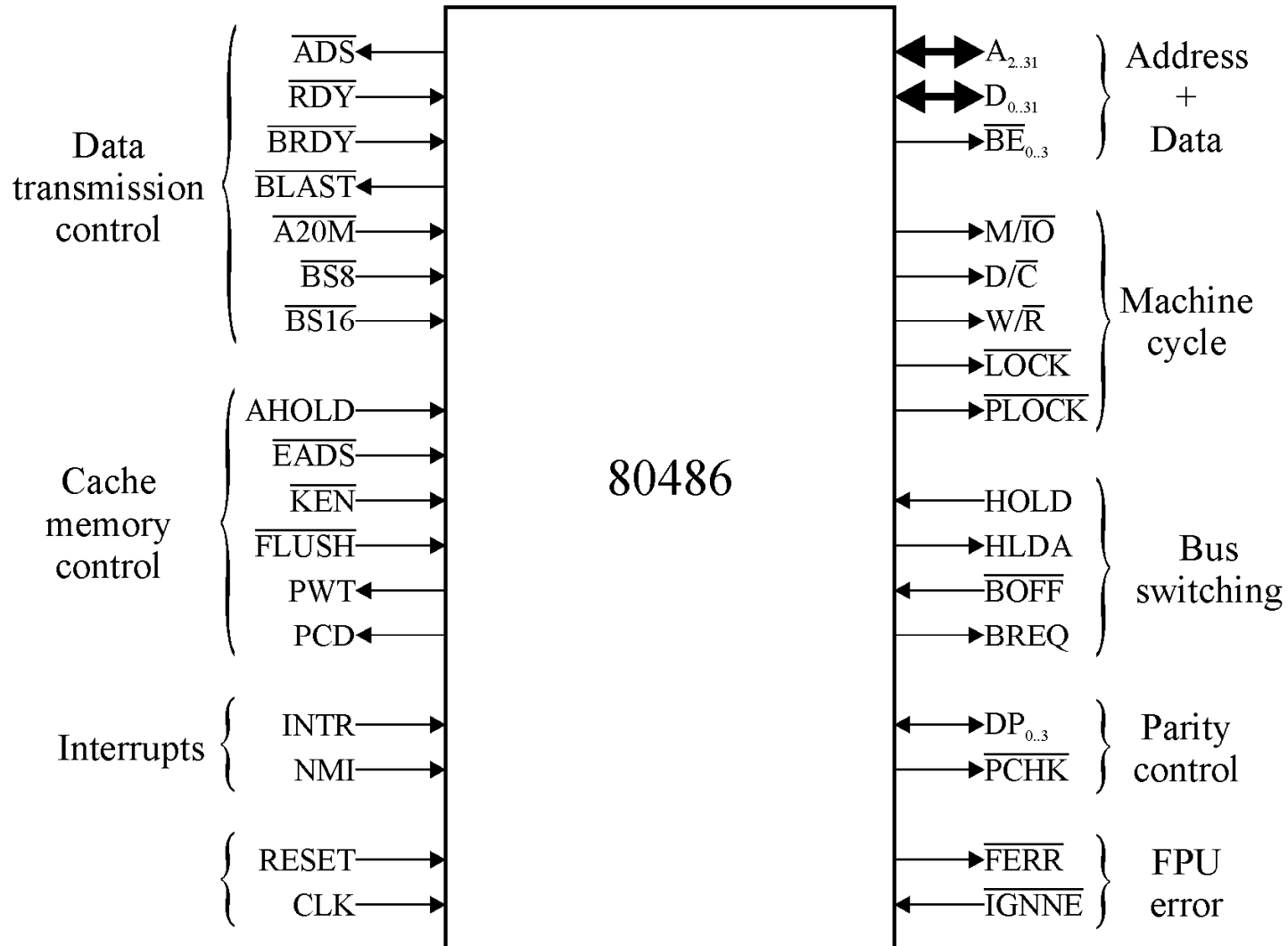
Od 286 do 486

- 80486 – struktura



Od 286 do 486

- 80486 - sygnały



Od 286 do 486

- 80486 - sygnały
 - Linie adresowe
 - $A_{0..1}$ → dekodowane do $\overline{BE}_{0..3}$
 - *Który baj podwójnego słowa jest faktycznie przesyłany?*
 - Możliwość przesyłu 1, 2, 3 lub 4 bajtów w cyklu
 - Nie wszystkie kombinacje możliwe
 - $A_{2..3}$ → tylko wyjściowe
 - $A_{4..31}$ → dwukierunkowe
 - Rozmiar magistrali
 - $\overline{BS8}$, $\overline{BS16}$ – dostosowanie szerokości magistrali do możliwości urządzeń
 - Np. sygnał z dekodera adresów
 - $\overline{A20M}$ – maskowanie linii A20

Od 286 do 486

- 80486 – sygnały

- Cykle maszynowe

- $\overline{\text{LOCK}}$ – blokada magistrali
 - $\overline{\text{PLOCK}}$ (*Pseudolock*) – przesył dłuższy niż 1 cykl
 - Odczyt tablicy deskryptorów
 - Zapis pam. podręcznej
 - Odczyt/zapis FPU

- Błąd FPU

- $\overline{\text{FERR}}$ – błąd FPU
 - Zgodność z MS-DOS
 - $\overline{\text{IGNNE}}$ – pominięcie błędu
 - $\overline{\text{FERR}}$ jednak aktywny

M/ $\overline{\text{IO}}$	D/ $\overline{\text{C}}$	W/ $\overline{\text{R}}$	Cycle
0	0	0	Interrupt acknowledge
0	0	1	Halt or special cycle
0	1	0	I/O Read
0	1	1	I/O Write
1	0	0	Fetch
1	0	1	
1	1	0	Memory Read
1	1	1	Memory Write

Od 286 do 486

- 80486 – sygnały
 - Przełączanie magistrali
 - HOLD, HLDA – dla sterownika DMA
 - BREQ – wewnętrzne żądanie magistrali
 - $\overline{\text{BOFF}}$ (*Backoff*) – szybkie odłączenie magistrali
 - Szybsze niż HOLD/HLDA
 - Zatrzymanie przesyłu
 - Kontrola parzystości
 - $\overline{\text{PCHK}}$ – wykryto błąd parzystości danych
 - Obsługa w zasadzie dowolna
 - $\text{DP}_{0..3}$ – bit parzystości dla każdego bajta danych

Od 286 do 486

- 80486 – sygnały
 - Sterowanie przesyłem danych
 - $\overline{ADS}$ – adres obecny na liniach adresowych
 - $\overline{RDY}$ – urządzenie gotowe
 - $\overline{BRDY}$ – urządzenie gotowe do przesyłu blokowego
 - $\overline{BLAST}$ – ostatni cykl wymiany
 - Sterowanie pamięcią podręczną
 - $\overline{EADS}$ – urządzenie zewn. podało adres
 - $\overline{AHOLD}$ – inne urządzenie unieważnia zawartość
 - $\overline{KEN}$ – można użyć pamięci podręcznej w tym cyklu
 - $\overline{FLUSH}$ – wymuszenie aktualizacji pamięci operacyjnej
 - PWT, PCD – sposób działania pamięci podręcznej