

Wykład 7

Sterowniki przerwań

Bartłomiej Zieliński, PhD, DSc

Sterowniki przerwań

Program:

- Funkcje sterowników przerwań
- Sterowniki przerwań:
 - Prosty: 8214
 - Programowalny, elastyczny, uniwersalny: 8259(A)

Sterowniki przerwań

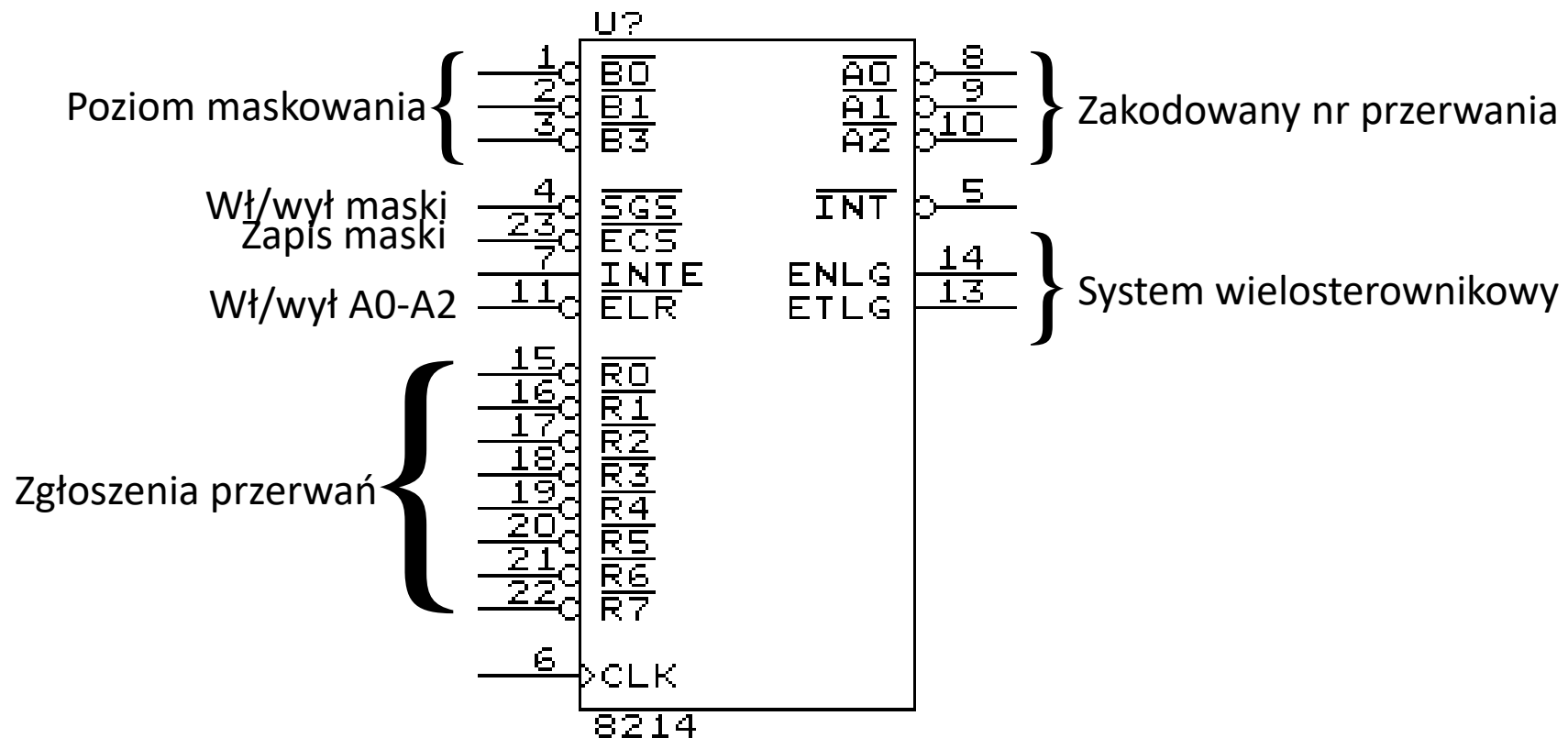
- Funkcje sterowników przerwań
 - Rozpoznawanie źródła przerwania
 - Nadzorowanie priorytetów
 - Nadzorowanie maskowania przerwań
 - Informowanie μp o przerwaniu
- Możliwe implementacje
 - Odrębny układ scalony (np. Intel)
 - „*Rozproszony sterownik przerwań*” (np. Zilog)
 - Niższy koszt (?), lepsza skalowalność

Sterowniki przerwań

- Intel 8214
 - (Zbyt?) prosty sterownik przerwań
 - *A może tylko złożony koder priorytetowy?*
 - (prawie) programowalny
 - Stały (hierarchiczny) system priorytetów
 - Brak indywidualnego maskowania
 - Konfigurowalny poziom maskowania

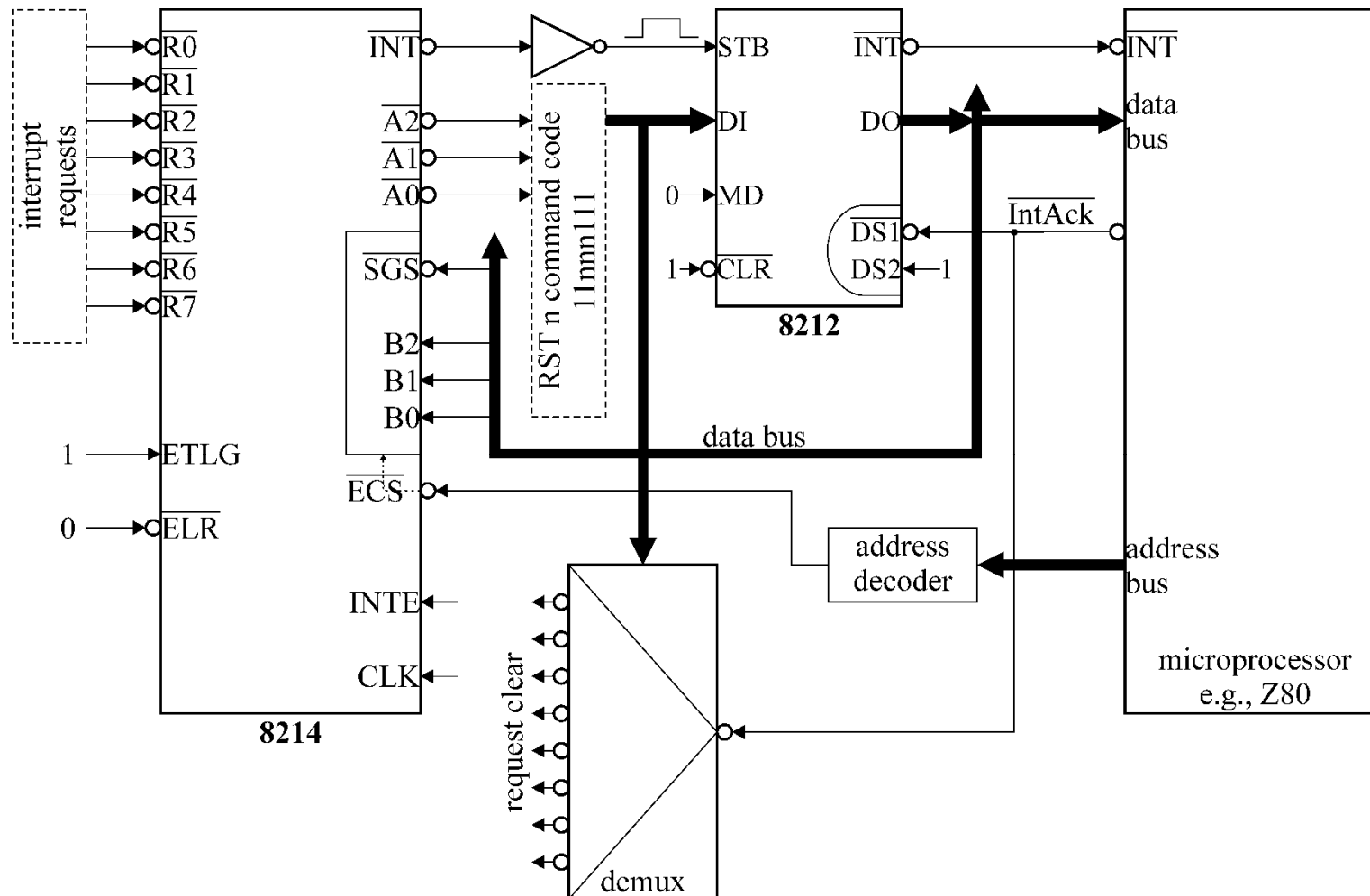
Sterowniki przerwań

- Wyprowadzenia układu Intel 8214



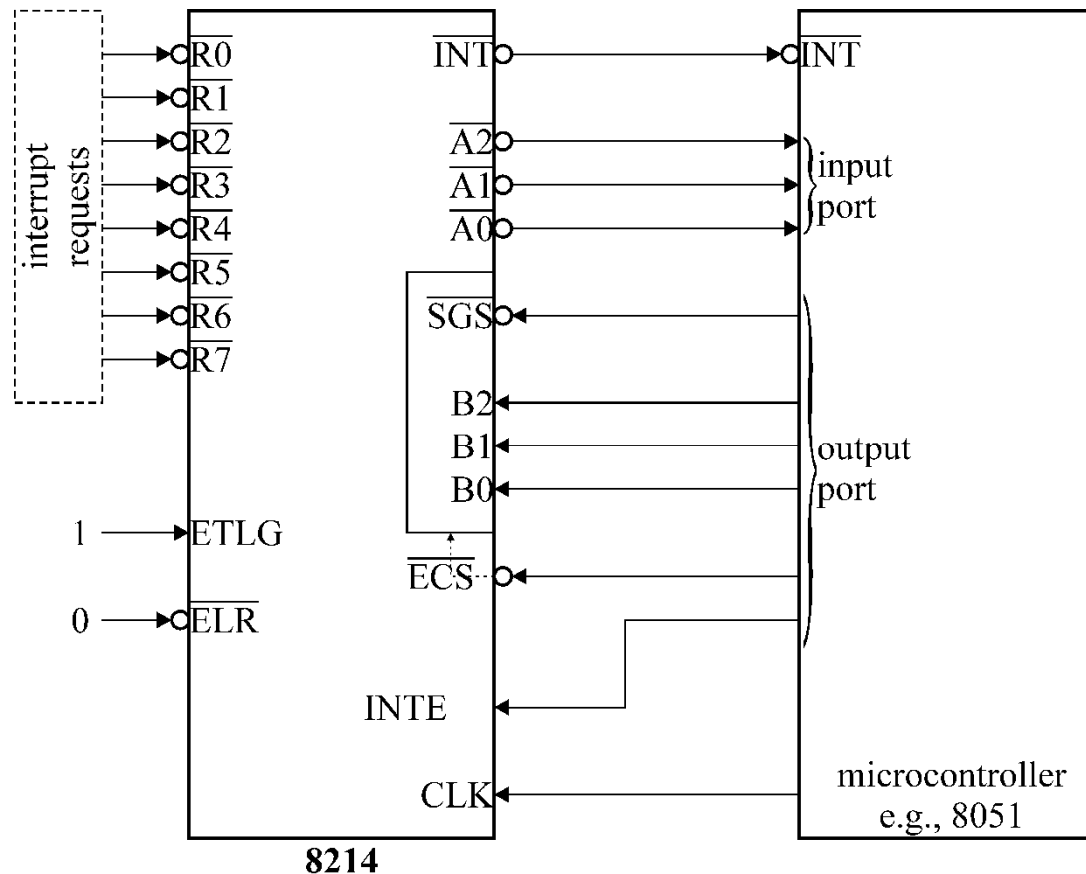
Sterowniki przerwań

- Zastosowania układu Intel 8214
 - Dla μ p Z80 i podobnych



Sterowniki przerwań

- Zastosowania układu Intel 8214
 - Dla 8051 i podobnych mikrosterowników

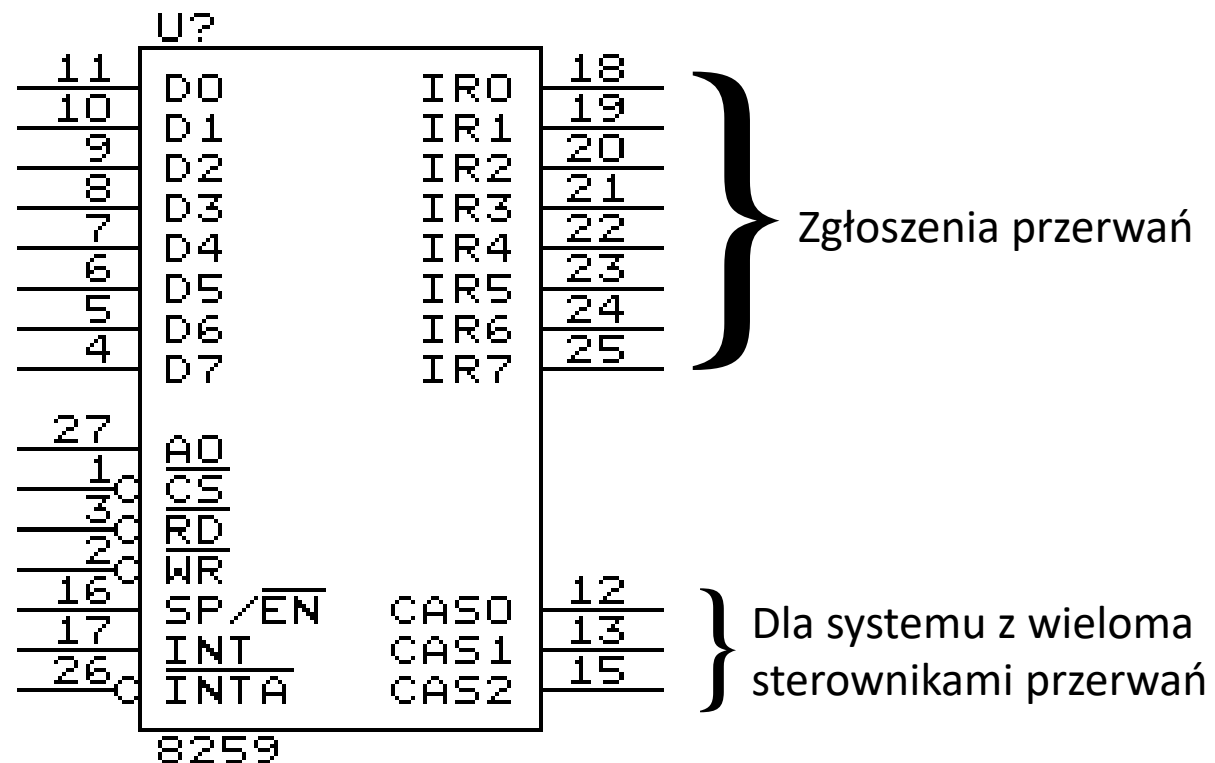


Sterowniki przerwań

- Wady układu Intel 8214
 - Sygnał zgłoszenia aktywny do rozpoczęcia obsługi
 - *Gdy nie → μp może pominąć zgłoszenie*
 - Sygnał zgłoszenia musi być zerowany „ręcznie”
 - *Gdy nie → μp może potraktować jako kolejne zgłoszenie*
 - Brak informacji o położeniu procedury obsługi przerwania
 - Tylko ID przerwania
 - *Z drugiej strony, tak to działa obecnie*
- *... ale przecież to tylko prosty sterownik...*

Sterowniki przerwań

- Wyprowadzenia układu Intel 8259

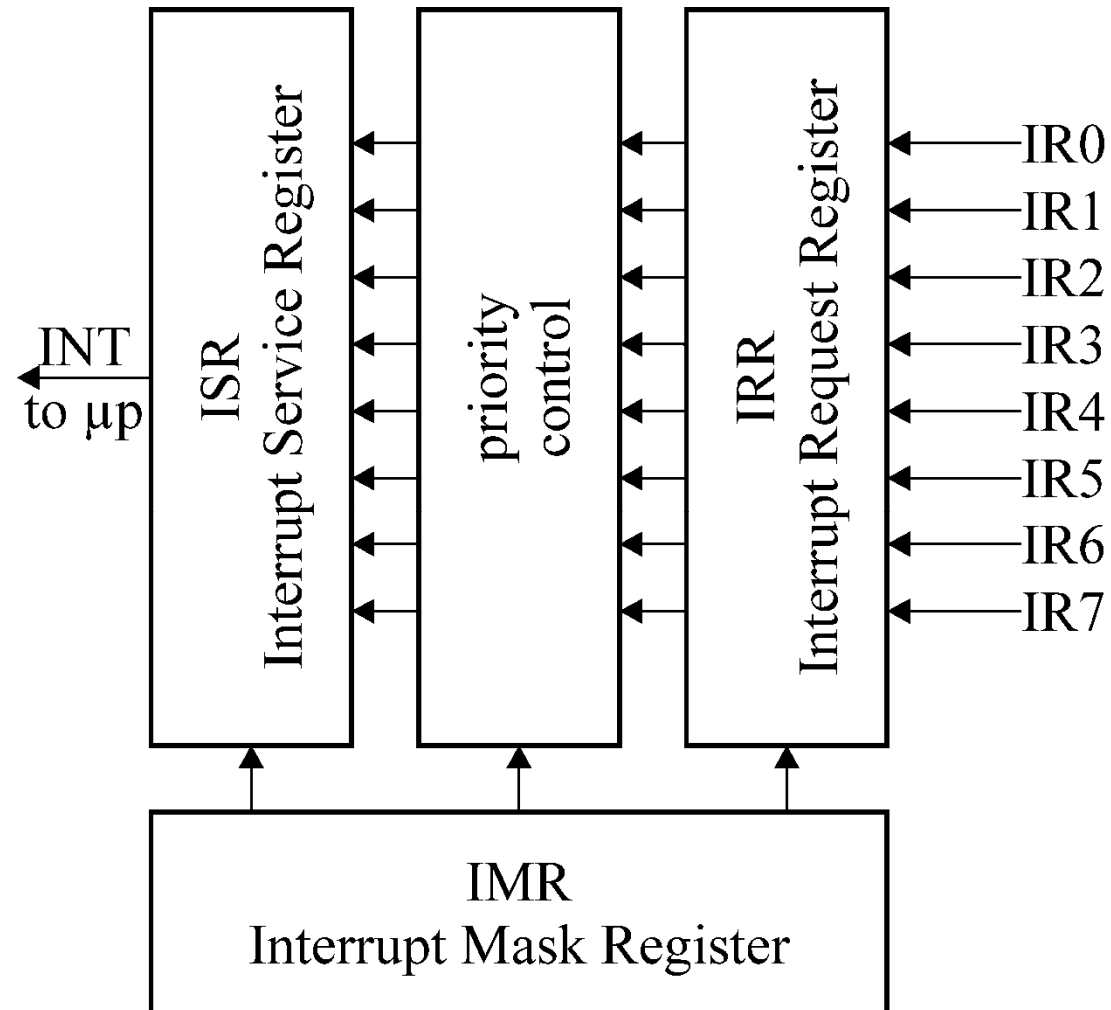


Sterowniki przerwań

- Właściwości układu Intel 8259A
 - Do 8 przerwań identyfikowalnych sprzętowo
 - Maskowanie indywidualne
 - Kilka metod ustalania priorytetu
 - Hierarchiczna (statyczna)
 - Rotacyjna (dynamiczna)
 - Maskowanie specjalne
 - Odpytywanie
 - Kilka sposobów zakończenia przerwania (EOI)
 - Złożony system w konfiguracji kaskadowej
 - układ nadrzędny i podrzędne

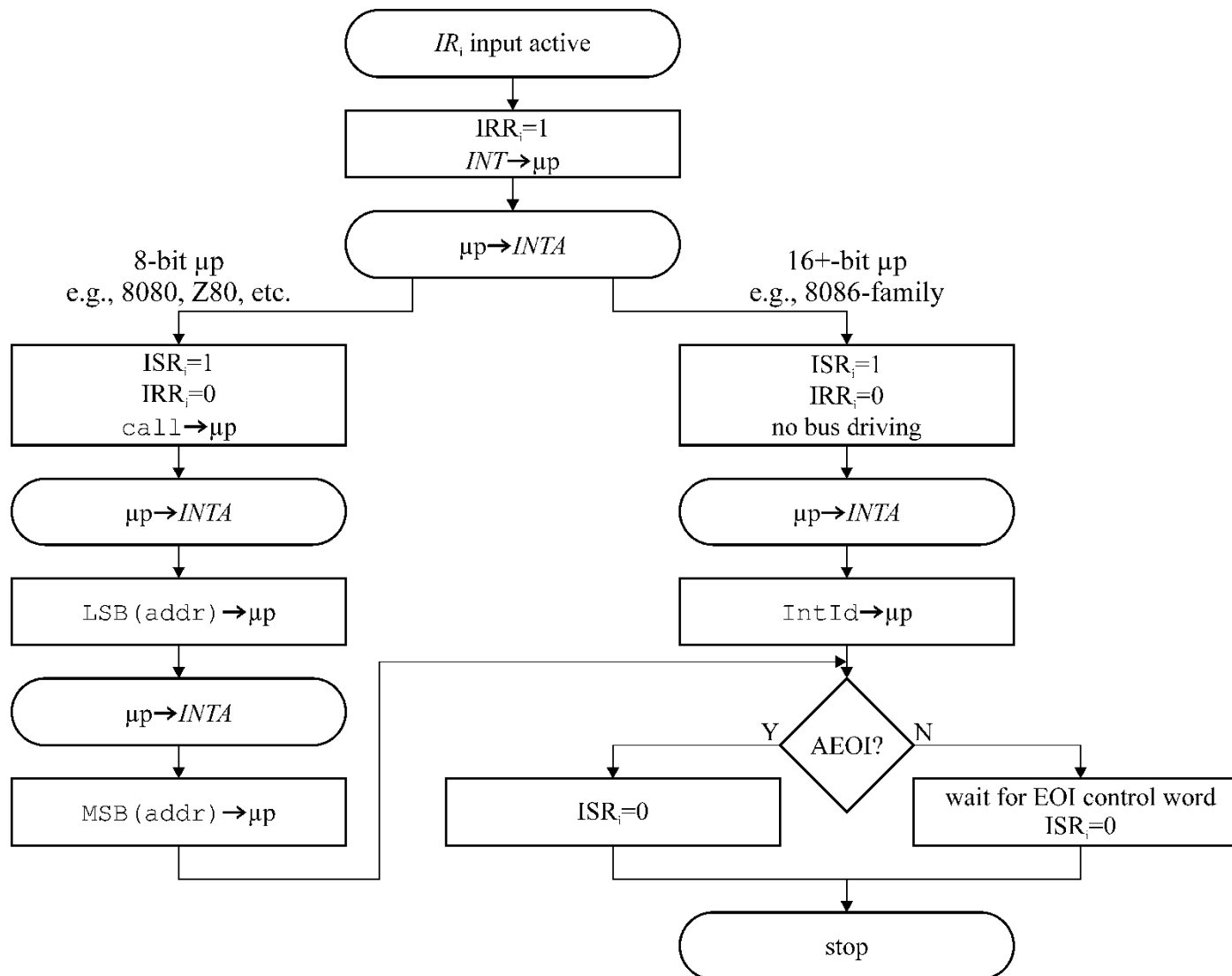
Sterowniki przerwań

- Struktura układu Intel 8259A



Sterowniki przerwań

- Obsługa przerwań w układzie Intel 8259A

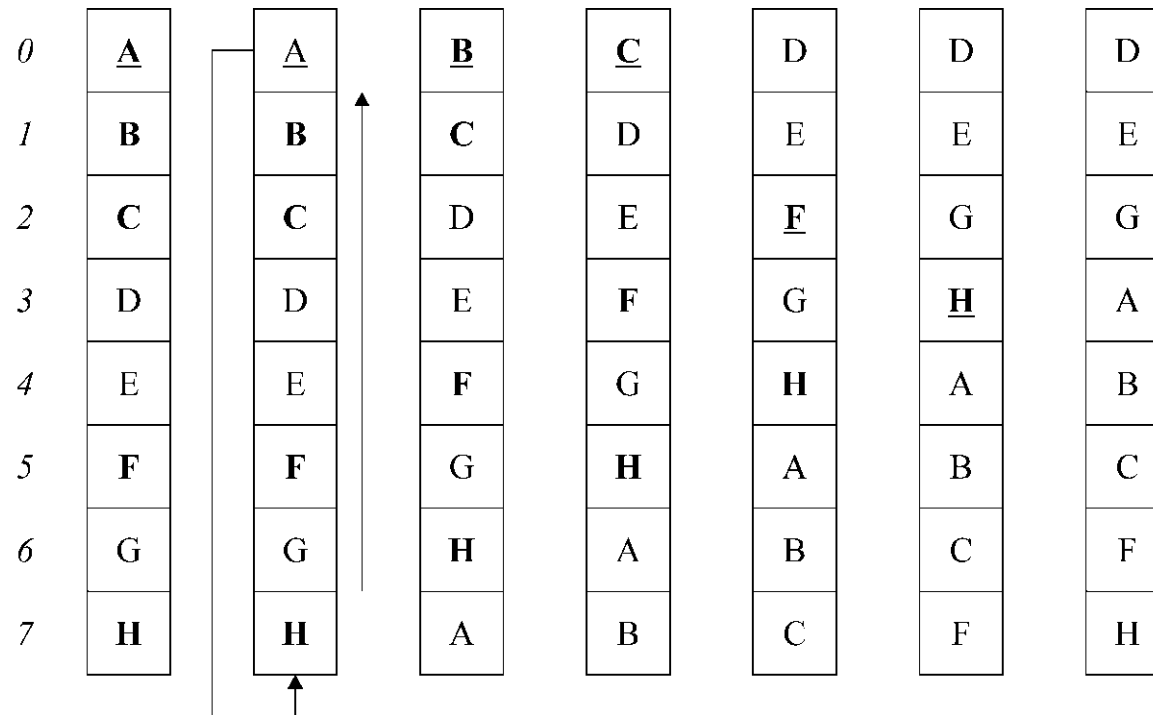


Sterowniki przerwań

- Tryby priorytetów układu Intel 8259A
 - Tryb pełnego zagnieżdżenia (*Fully Nested Mode*)
 - Statyczne: IR0 najwyższy ... IR7 najniższy priorytet
 - Obsługa poziomu $N \rightarrow$ poziomy $\geq N$ auto. maskowane
 - Tryb specjalnego pełnego zagnieżdżenia (*Special...*)
 - Podobny do trybu pełnego zagnieżdżenia
 - Obsługa poziomu $N \rightarrow$ poziomy $>N$ auto. Maskowane
 - Poziom N nie maskowany
 - Przydatny dla u. nadrzędnego w systemie kaskadowym
 - Pozwala przyjąć przerwania z aktualnie obsługiwanego układu podrzędnego

Sterowniki przerwań

- Tryby priorytetów układu Intel 8259A
 - Tryb priorytetu rotacyjnego (*Rotating Priority Mode*)
 - Przypisanie dynamiczne
 - Przerwanie właśnie obsłużone otrzymuje priorytet najniższy
 - Pozostałe przerwania – poziom wyżej w hierarchii



Sterowniki przerwań

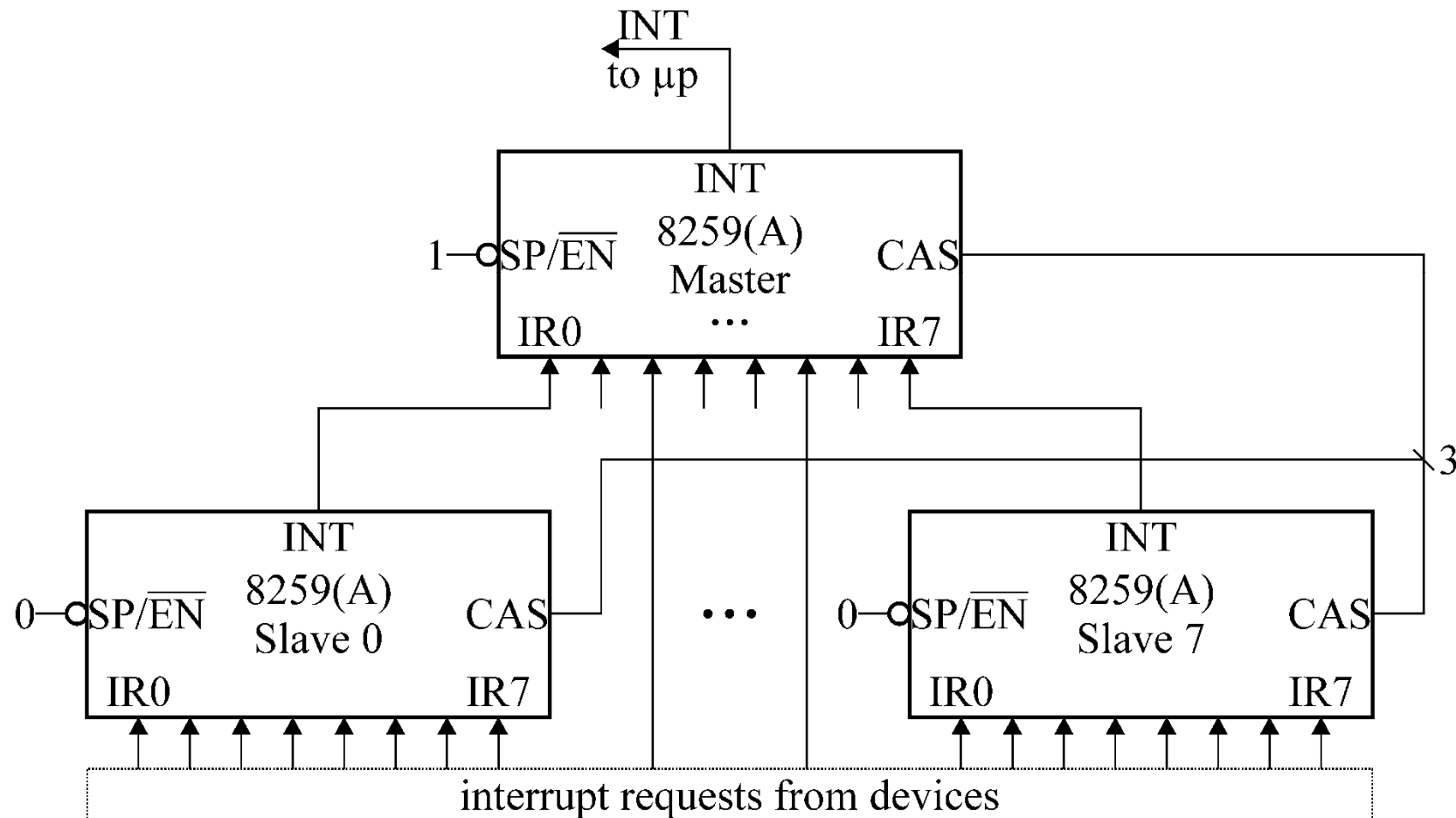
- Tryby priorytetów układu Intel 8259A
 - Tryb maskowania specjalnego (*Special Masking Mode*)
 - Możliwość przyjęcia przerwania o priorytecie niższym, niż aktualnie obsługiwane
 - Tryb odpytywania (*Polled Mode*)
 - Linia INT nieużywana
 - Stan przerwań podawany programowo

Sterowniki przerwań

- Złożony system sterowników Intel 8259A
 - 1 układ nadrzędny i do 8 podrzędnych
 - Do 64 przerwań rozpoznawanych w pełni sprzętowo
 - U. nadrz.: do których we. podłączono podrzędne?
 - U. podrz.: do którego we. w u nadrz. podłączone?
 - Linie CAS: wybór u. podrz. podczas potwierdzenia przyjęcia przerwania (IntAck)
 - IntID wysłany z:
 - Wybr. u. podrz., jeśli pośredniczył w przekazaniu zgłoszenia
 - U nadrz., jeśli przerwanie zgłoszono bezpośrednio
 - IBM PC/AT: 1 nadrzędny, 1 podrzędny, 15 przerwań

Sterowniki przerwań

- System kaskadowy układów Intel 8259A

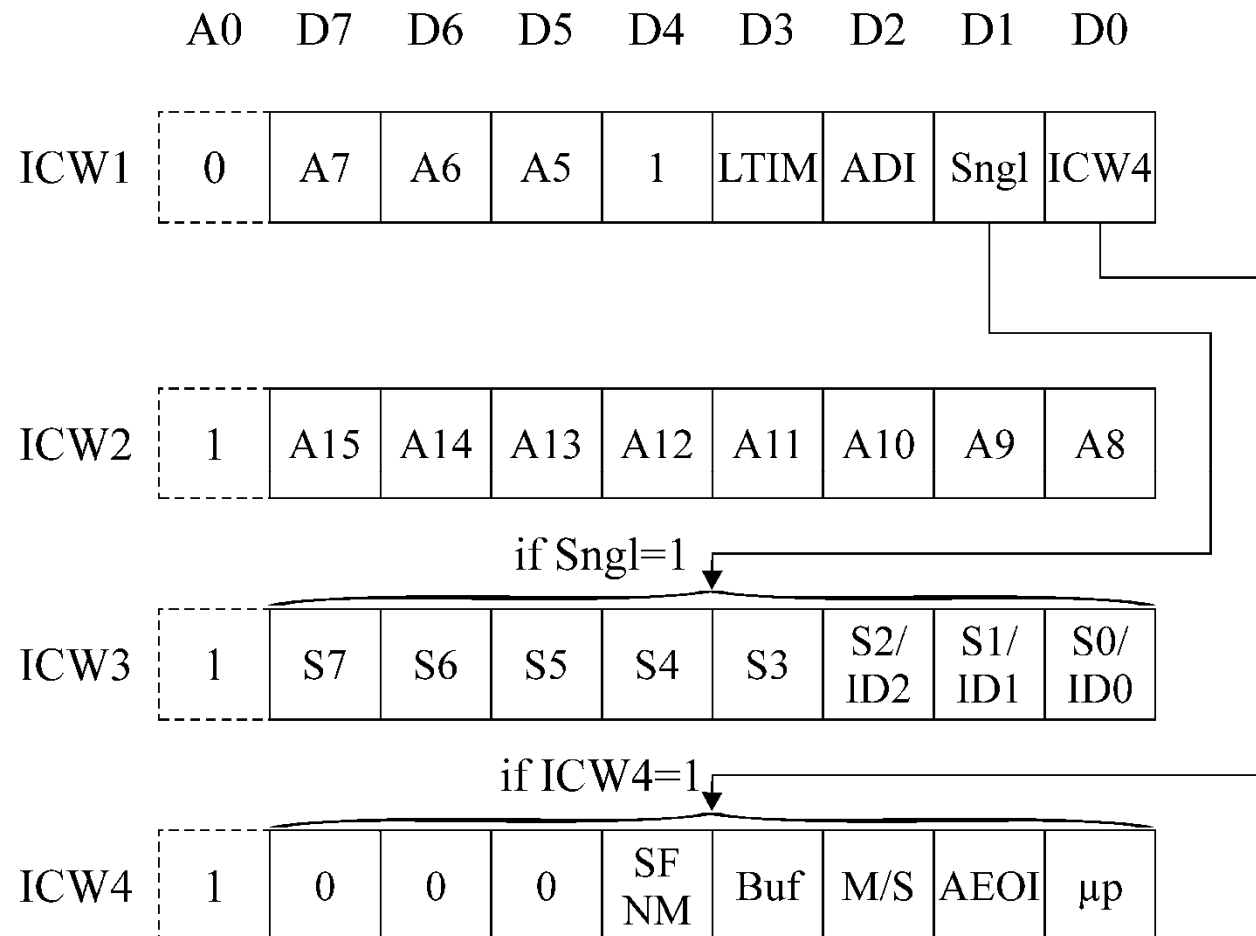


Sterowniki przerwań

- Programowanie układu Intel 8259A
 - Słowa inicjalizacyjne (*ICW*)
 - ICW1 – ustawienia ogólne
 - ICW2 – MSB adresu lub ID przerwania
 - ICW3 – dla systemu kaskadowego
 - ICW4 – ustawienia dodatkowe (8259A)
 - Słowa operacyjne (*OCW*)
 - OCW1 – sterowanie maskowaniem
 - OCW2 – koniec przerwania (EOI, rotacje)
 - OCW3 – odczyt rejestru, maskowanie specjalne

Sterowniki przerwań

- Programowanie układu Intel 8259A
 - Sekwencja inicjalizacyjna



Sterowniki przerwań

- Programowanie układu Intel 8259A

- ICW1, ICW2

	D7	D6	D5	D4	D3	D2	D1	D0
ICW1	A7	A6	A5	1	LTIM	ADI	Sngl	ICW4
ICW2	A15	A14	A13	A12	A11	A10	A9	A8

- ICW4 – obecne ICW4
- Sngl – system z 1/>1 sterownikiem (ICW3!)
- ADI – 4/8 B między początkami procedur
- LTIM – przerwanie zgłaszane poziomem/zboczem IR
- A15-A5 – starsza część adresów początków procedur obsługi przerwań (dla μ p 8-b)
- A15-A11 – wspólna część ID przerwania (dla μ p 16-b)
 - A10-A8 = numer wejścia INT

Sterowniki przerwań

- Programowanie układu Intel 8259A

– ICW3, ICW4

	D7	D6	D5	D4	D3	D2	D1	D0
ICW3	S7	S6	S5	S4	S3	S2/ ID2	S1/ ID1	S0/ ID0
ICW4	0	0	0	SF NM	Buf	M/S	AEOI	μp

- S7-S0 (u. nadrz.) – mapa bitowa podłączenia u. podrz.
- ID3-ID0 (u. podrz.) – numer wejścia INT w u. nadrz.
- AEOI – auto. koniec przerw. (*Automatic End Of Interrupt*)
- M/S – u. nadrz./podrz. (w trybie buforowanym)
- Buf – tryb buforowany (*Buffered mode*)
- SFNM – tryb spec. zagn. (*Special Fully Nested Mode*)
- μp – rodzaj μp: 8-b (8080/8085) / 16-b (8086)

Sterowniki przerwań

- Programowanie układu Intel 8259A

- OCW1:

- M7-M0 – bity maski

- OCW2:

- R, SL, EOI – polecenia EOI, rotacja priorytetów
 - L2-L0 – nr przerwania dla EOI i rotacji

- OCW3:

- RR, RIS – odczyt IRR lub ISR podczas najbliższego $\overline{RD}$
 - P – polecenie odpytywania
 - SMM, ESMM – wł./wył. tryb maskowania specjalnego (*Special Mask Mode*)

	A0	D7	D6	D5	D4	D3	D2	D1	D0
OCW1	1	M7	M6	M5	M4	M3	M2	M1	M0
OCW2	0	R	SL	EOI	0	0	L2	L1	L0
OCW3	0	0	$\overline{E}$ SMM	SMM	0	1	P	RR	RIS

Sterowniki przerwań

- Programowanie układu Intel 8259A
 - Rodzaje końców przerwań (*EOI*)
 - Nieokreślony (*Non-specific EOI*): zerowanie najbardziej znaczącego aktywnego bitu ISR
 - Określony (*Specific EOI*): zerowanie bitu ISR L2-L0
 - Gdy tryb inny niż pełne zagnieżdżenie
 - Automatyczny (*AEOI*): auto. nieokreślony koniec
 - Rotacja priorytetów:
 - Nieokreślony koniec + rotacja
 - Określony koniec + rotacja
 - wł./wył. rotacji dla końca automatycznego
 - Tylko określona rotacja

Sterowniki przerwań

- Programowanie układu Intel 8259A

- Tryb odpytywania (*polled mode*)

- Polecenie OCW3 z P=1
 - Najbliższy $\overline{RD}$ podaje stan układu:

I	—	—	—	—	L2	L1	L0
---	---	---	---	---	----	----	----

- L2-L0 – nr wejścia o najwyższym priorytecie spośród aktywnych
 - I – czy jest aktywne zgłoszenie

- Tryb buforowany (*Buffered mode*)

- SP/ $\overline{EN}$ steruje zewnętrznym buforem danych
 - Wybór u. nadrz./podrz. możliwy tylko programowo

Sterowniki przerwań

- Programowanie układu Intel 8259A
 - Rejestry i słowa sterujące – podsumowanie

A0	D4	D3	$\overline{RD}$	$\overline{WR}$	Akcja
0			0	1	Odczyt IRR lub ISR
1			0	1	Odczyt IMR
0	0	0	1	0	Zapis OCW2
0	0	1	1	0	Zapis OCW3
0	1	*	1	0	Zapis ICW1
1	*	*	1	0	Zapis ICW2, ICW3, ICW4 lub OCW1