

Wykład 11

Mikrokomputery jednoukładowe rodziny PIC Część 2 Wbudowane układy we-wy

Bartłomiej Zieliński, PhD, DSc

PIC (2)

Program:

(poprzednio)

- Architektura von Neumanna i harwardzka
- Organizacja pamięci, adresowanie

(dziś)

- Porty we-wy
- Układ czasowo-licznikowy
- Przerwania
- Komunikacja

PIC (2)

- PIC – zegar
 - Tryby pracy zegara

FOSC	Tryb	Opis	f_{\max}	Uwagi
11	RC	Generator RC	8/20 MHz	Niski koszt, niska stabilność
10	HS	Gen. kwarcowy, duża częst.	8/20 MHz	Duża szybkość i moc
01	XT	Standard. gen. Kwarcowy	4 MHz	Średnia szybkość i moc
00	LP	Oscylator kwarcowy	500 kHz	Niska szybkość i moc

- Tryby HS, XT, LP: zewnętrzny generator TTL
 - OSC1 = wejście
 - OSC2 – nieużywane
- Tryb RC:
 - OSC1 = wejście
 - $f_{\text{OSC2}} = \frac{1}{4} f_{\text{OSC1}}$

PIC (2)

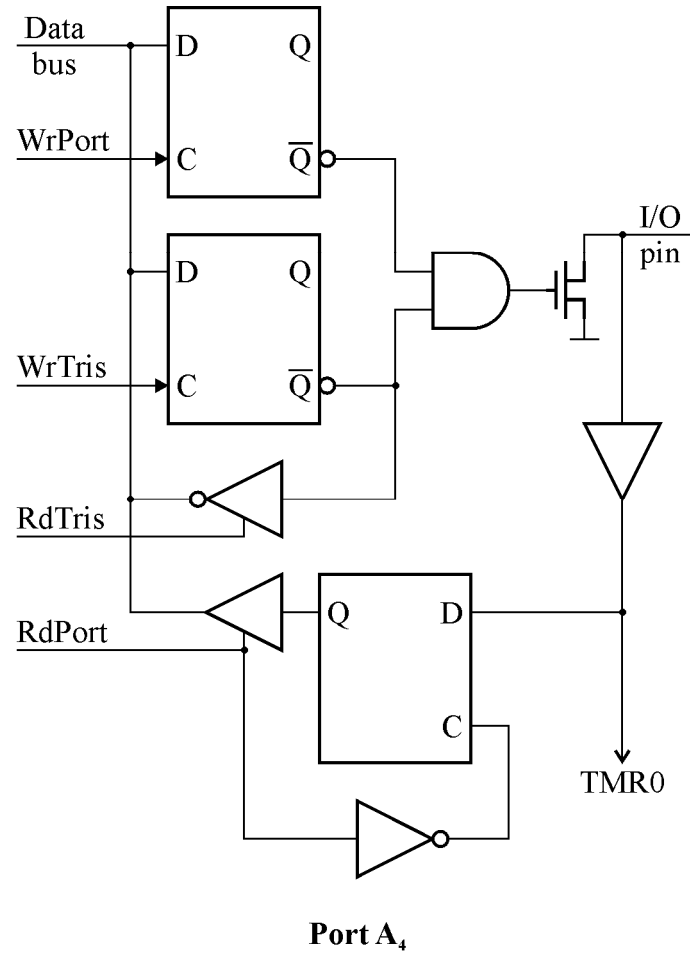
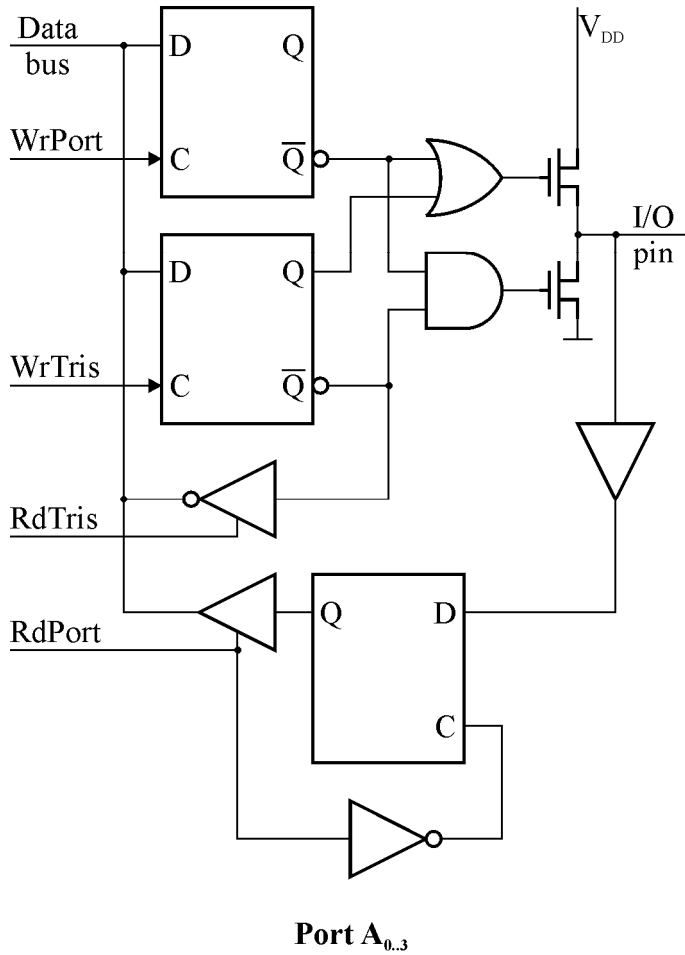
- PIC – zerowanie
 - Określenie przyczyny zerowania
 - Włączenie zasilania
 - !MCLR podczas zwykłej pracy
 - !MCLR w stanie uśpienia
 - Ukł. nadzorujący podczas zwykłej pracy
 - Ukł. nadzorujący w stanie uśpienia
 - Inicjalizacja różnych rejestrów zależnie od przyczyny
 - Po zerowaniu: faza Q1, PC=0000h
 - PWRT (*Power-on timer*): 72 ms
 - OST (*Oscillator Start-up Timer*): $1024 T_{\text{Clk}}$

PIC (2)

- PIC – porty I/O
 - Liczba portów i linii zależna od μ k
 - Port \rightarrow 2 rejestry
 - PORT – rejestr we-wy danych
 - Zapis \rightarrow rejestr portu
 - Odczyt \rightarrow stan wyprowadzenia
 - TRIS – kierunek transmisji (Input, Output)
 - Wejścia analogowe
 - Po zerowaniu – wejście analogowe
 - Wyłączenie f. analogowej, ust. TRIS \rightarrow we. cyfrowe

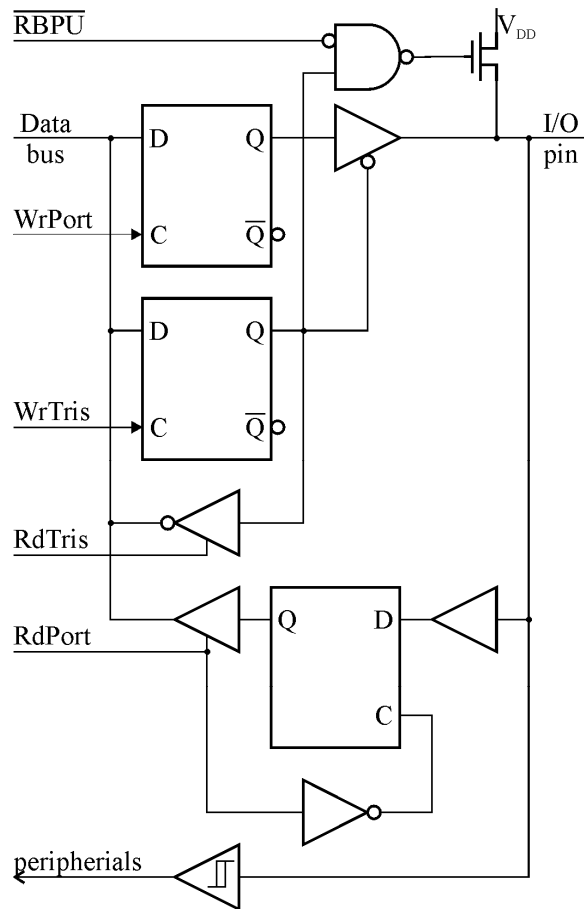
PIC (2)

- PIC – Port A

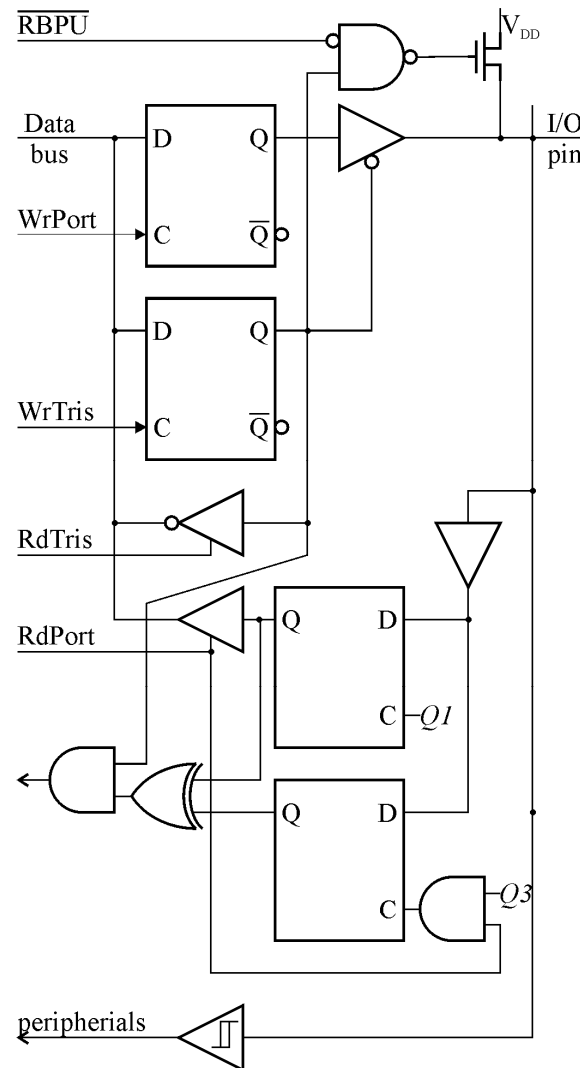


PIC (2)

- PIC – Port B



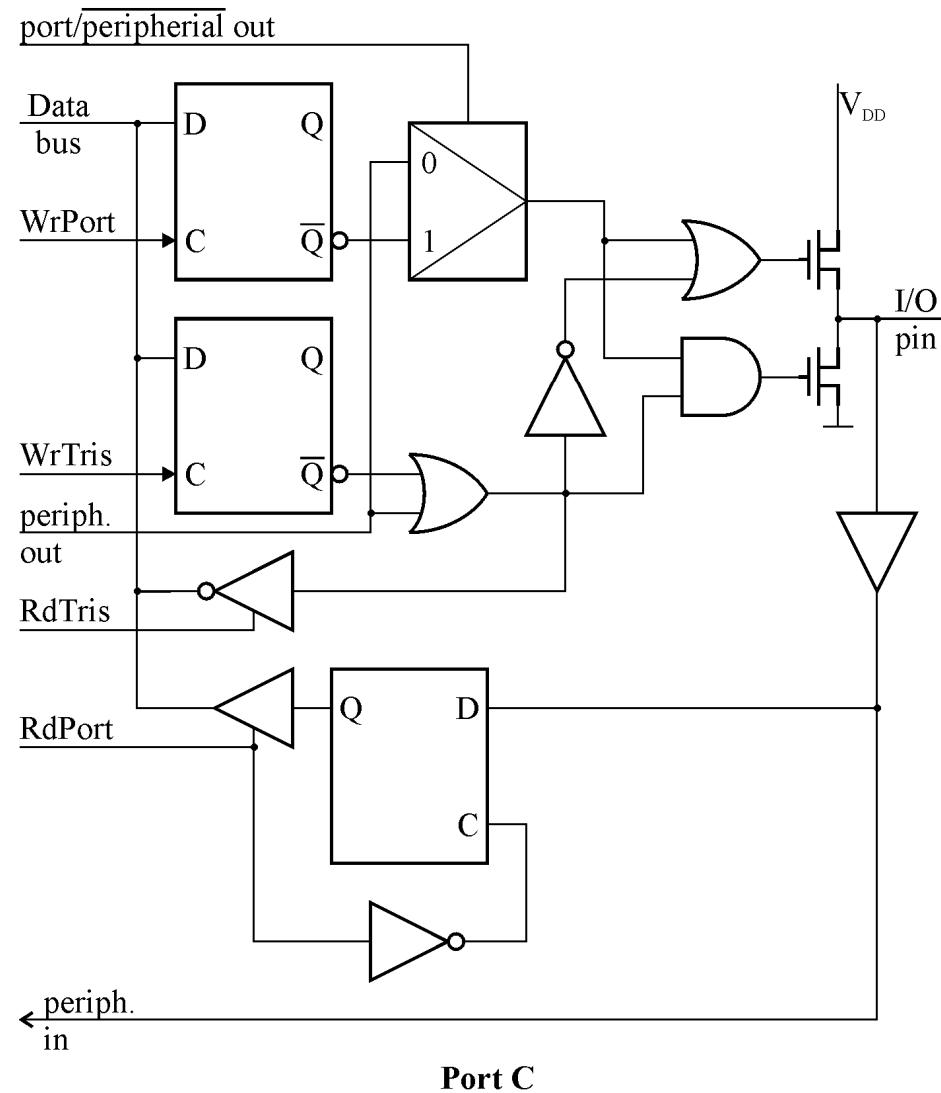
Port B_{0..3}



Port B_{4..7}

PIC (2)

- PIC – Port C

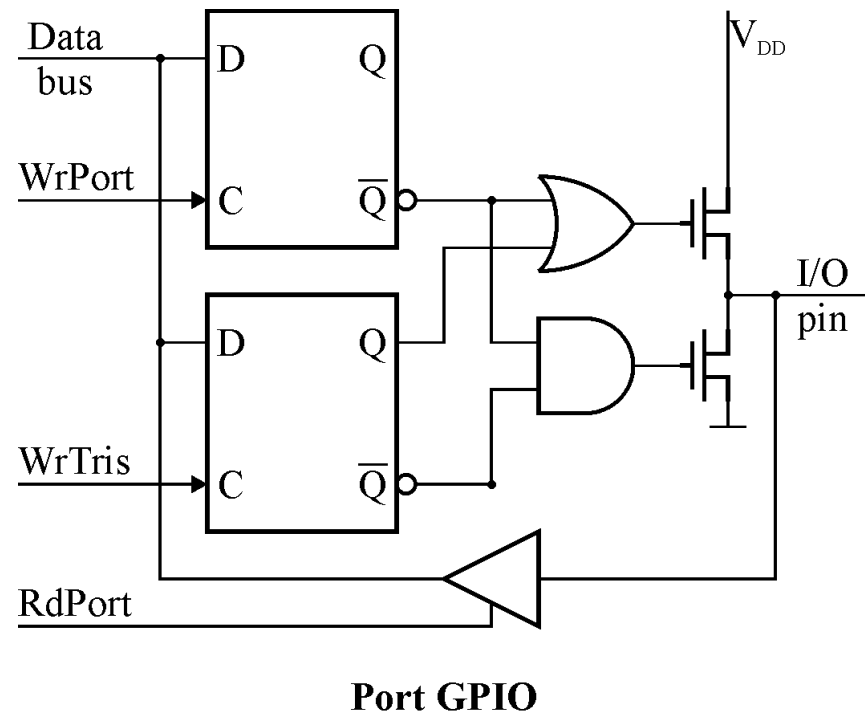


PIC (2)

- PIC – Porty D, E
 - Struktura jak w porcie A
 - Może działać jako PSP (*Parallel Slave Port*)
 - Port D (8-bit) = Dane
 - Port E (3-bit) = \overline{RD} , \overline{WR} , \overline{CS}
 - Można bezpośrednio dołączyć do magistrali μp
- Odczyt po zapisie portu
 - Zapis efektywny w fazie
 - Zalecany `nop` przed odczytem

PIC (2)

- PIC – Port GPIO
 - Tylko w 8-pin PIC-ach
 - Np. PIC12C5xx
 - 5 linii we-wy, 1 we
 - TRIS nieodczytywalny
 - RdPort=RdPin
 - PIC12C67x
 - Jak PortA, PortB

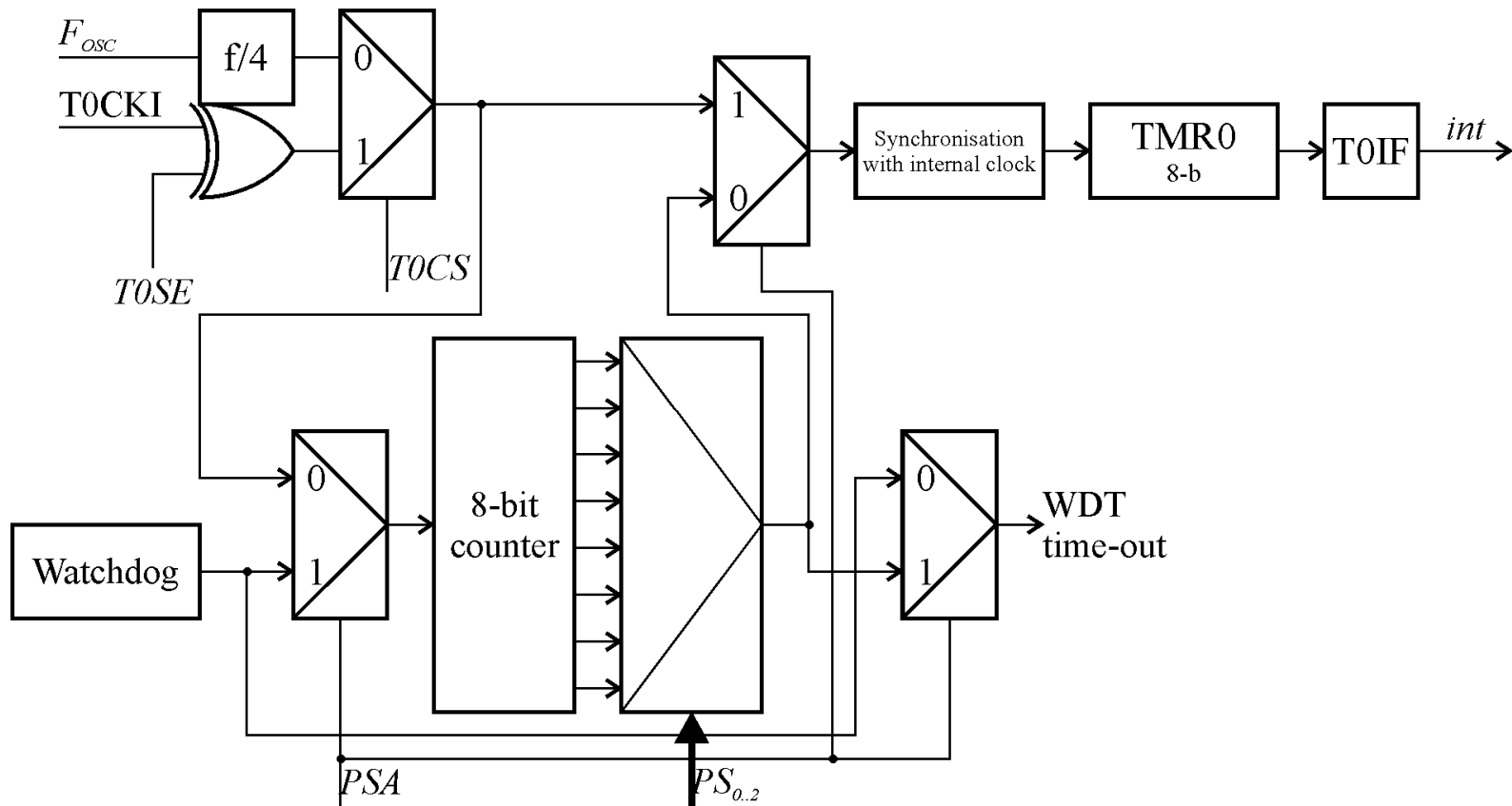


PIC (2)

- PIC – Timer0
 - Tryb czasowy (T0CS=0)/licznikowy (T0CS=1)
 - Programowalne aktywne zbocze T0CKI
 - TMR0
 - Zliczanie w dół
 - Odczyt w dowolnej chwili
 - Zapis → wstrzymanie zliczania przez $2 T_{clk}$
 - Preskaler: 1:1...1:256
 - PSA=1 lub 1:1 – preskaler dla ukł. nadzorującego

PIC (2)

- PIC – Timer0



- OPTION_REG

- TOSE, TOCS, PSA, $PS_{0..2}$

- INTCON

- TOIF

PIC (2)

- PIC – Timer 1

- Rejestry:

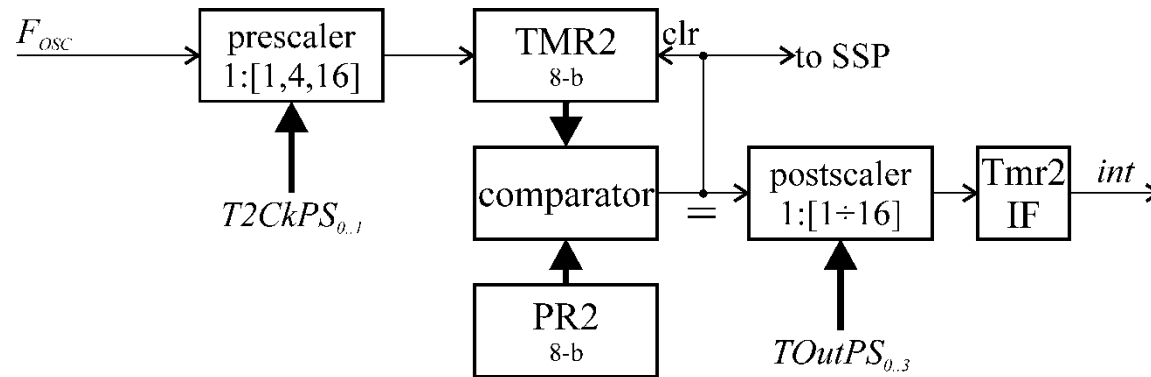
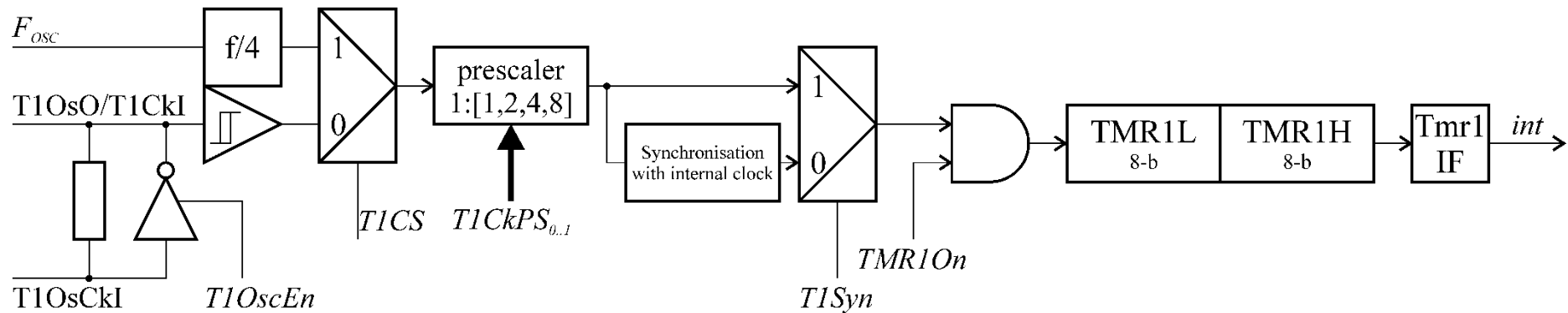
- TMR1H, TMR1L – 2×8b
 - T1CON – bity sterujące
 - PIR1.TMR1F – znacznik przerwania
 - PIE1.TMR1E – wł/wył. przerwania

- Wejście:

- Wewnętrzne ($1/4 f_{osc}$)
 - Zewnętrzne TTL
 - Zewnętrzny rezonator kwarcowy (32...200 kHz)

PIC (2)

- PIC – liczniki 1 & 2



PIC (2)

- PIC – przerwania

- System jednopoziomowy, bez priorytetów

- Typowo 1 przerwanie na moduł we-wy

- Rejestry

- INTCON – podstawowy

- GIE – Global Interrupt Enable

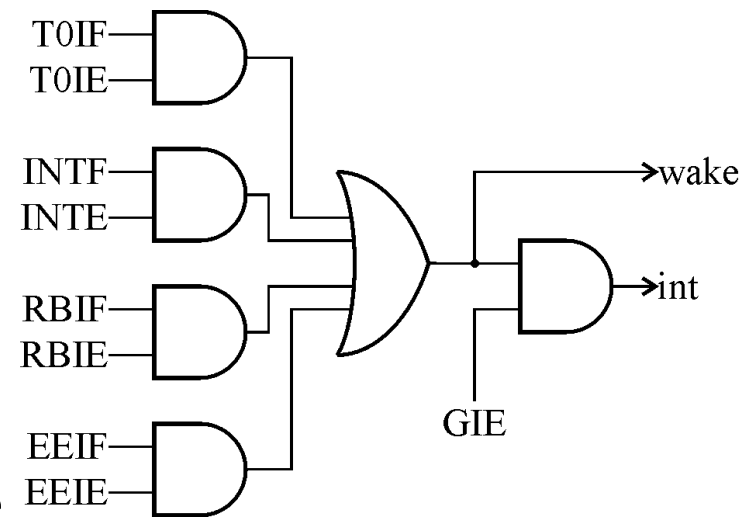
- Indywidualne:

- » RBIE – zmiana portu B,

- » TOIE – licznik 0,

- » INTE – przerw. zewnętrzne

- PIE1, PIR1, PIE2, PIR2 itp. – bardziej złożone PIC-i

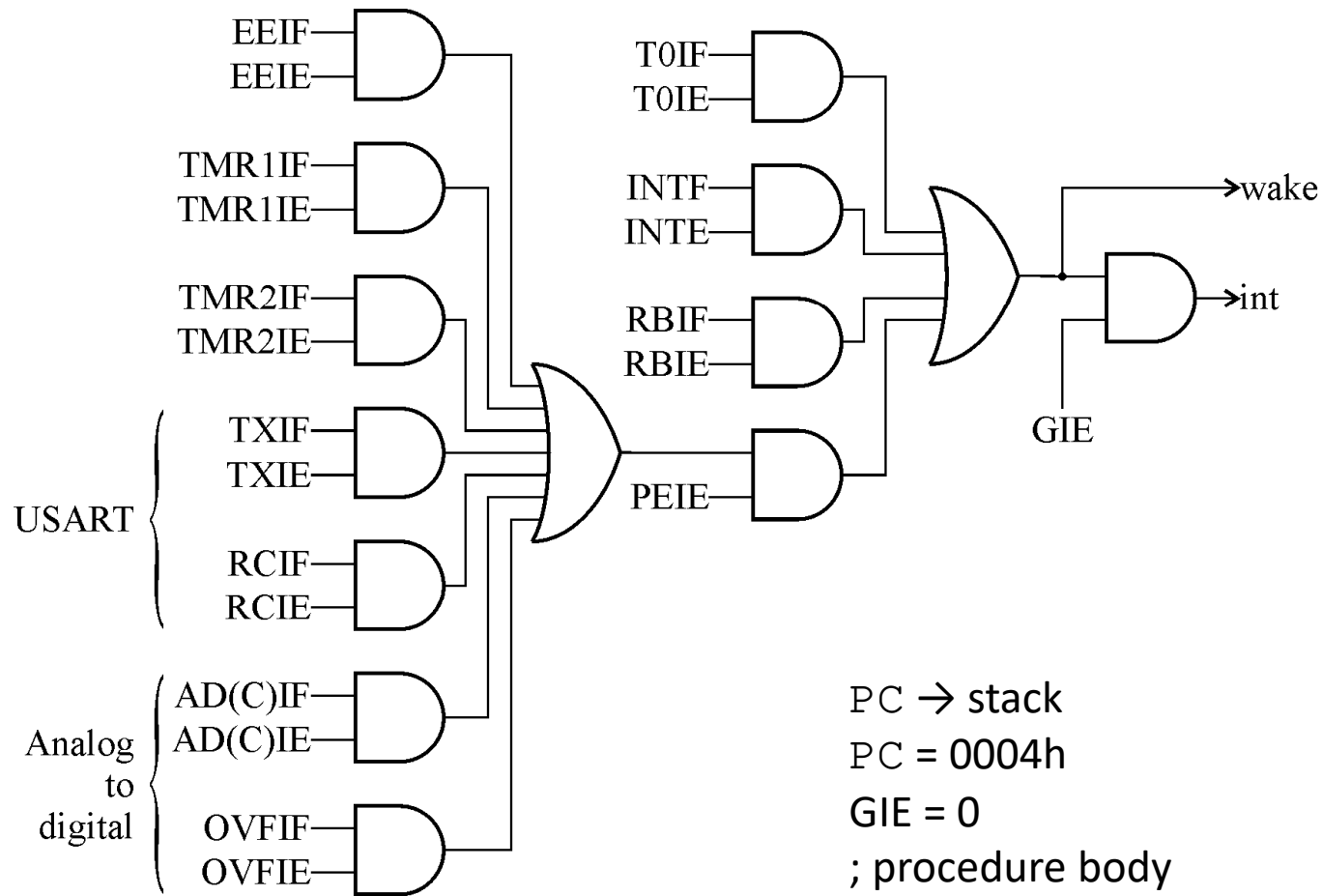


PIC (2)

- PIC – przerwania
 - Źródła:
 - Przerwanie zewnętrzne
 - Przepełnienie licznika TMR0
 - Zmiana portu B
 - Zmiana komparatora
 - Parallel Slave Port
 - USART
 - Zakończenie konwersji A/C
 - Zakończenie zapisu do EEPROM
 - Przepełnienie licznika TMR1
 - Przepełnienie licznika TMR2
 - CCP, SSP itp.

PIC (2)

- PIC – przerwania



```
PC → stack  
PC = 0004h  
GIE = 0  
; procedure body  
retfie ; GIE=1, stack → PC
```

PIC (2)

- PIC – przerwania
 - Przerwanie przyjęte, gdy aktywne i niezamask.
 - Znacznik przerwania zamaskowanego ustawiony
 - Można sprawdzić po odmaskowaniu (krytyczne czasowo fragmenty kodu)
 - Zerowanie znaczników przed odmaskowaniem
 - GIE=0 nie zeruje znaczników → przyjęcie, gdy GIE=1
 - Opóźnienie przyjęcia przerwania
 - Identyfikacja źródła, przygotowanie obsługi
 - Wewnętrzne – 3 cykle rozkazowe
 - Zewnętrzne – 4 cykle rozkazowe (synchronizacja z μp)
 - Zawartość rejestrów
 - Zapis do GPR (brak programowo dostępnego stosu)
 - Nie można zmieniać znaczników, np. STATUS

PIC (2)

- PIC – komunikacja
 - Interfejsy szeregowe
 - USART
 - SPI
 - CAN
 - USB
 - LIN
 - SSP – I²C, SPI
 - Interfejsy równoległe
 - PSP

PIC (2)

- PIC – USART

- Tryby pracy

- Asynchroniczny, dwukierunkowość jednoczesna
 - Synchroniczny, dwukierunkowość naprzemienna, nadrz.
 - Synchroniczny, dwukierunkowość naprzemienna, podrz.

- Rejestry

- SPBRG – generator prędkości transmisji
 - RxSTA – stan odbiornika
 - TxSTA – stan nadajnika
 - TxREG – rejestr danych nadajnika
 - RxREG – rejestr danych odbiornika

PIC (2)

- PIC – USART

- TxSTA

- CSRC – źródło taktowania przy transm. synchronicznej
 - TX9 – słowo 8/9-b
 - TxEN – wł/wył. nadajnika
 - SYNC – transmisja synchroniczna/asynchroniczna
 - BRGH – wolna/szybka transmisja
 - TRMT – rejestr nadawczy pusty/pełny
 - Tx9D – 9. bit danych (nadajnik)

PIC (2)

- PIC – USART

- RxSTA

- SPEN – wł/wył. USART
 - RX9 – 8/9 bitów danych
 - SREN – syn transm: odbiór pojedynczej ramki
 - CREN – odbiór ciągły
 - ADDEN – wykrywanie adresu w trybie 9-bit.
 - FERR – błąd odbioru ramki
 - OERR – przepełnienie
 - RX9D – 9. bit danych (odbiornik)

PIC (2)

- PIC – USART

- SPBRG – ustawienie prędkości transmisji

- Rejestr 8-b.

- Transmisja asynchroniczna

- Tryb szybki: $R = \frac{f_{clk}}{16(SPBRG+1)}$

- Tryb wolny: $R = \frac{f_{clk}}{64(SPBRG+1)}$

- Transmisja synchroniczna

- Tylko tryb szybki: $R = \frac{f_{clk}}{4(SPBRG+1)}$

PIC (2)

- PIC – USART

- Dokładność ustawienia prędkości transmisji

- Transmisja asynchroniczna

kb/s	Tryb wolny			Tryb szybki		
	X	X'	Δ [%]	X	X'	Δ [%]
2,4	25.04	25	0.15	103.16	103	0.16
4,8	12.02	12	0.16	51.08	51	0.16
9,6	5.51	5-6	10.2	26.04	26	0.16
14,4	3.34	3	11.3	16.3	16	2.2
19,2	2.26	2	11.3	12.02	12	0.16

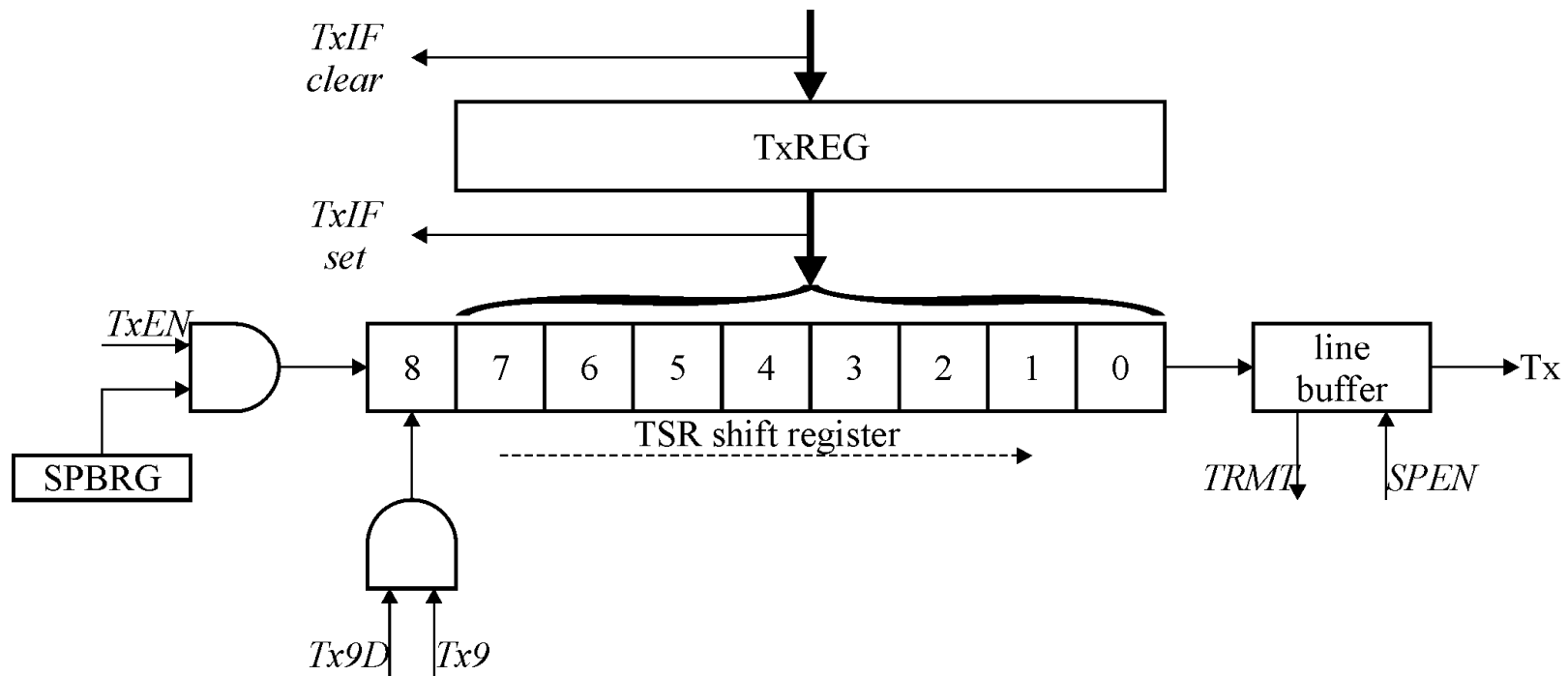
- Wyższe prędkości → zalecany tryb szybki

- » Niezbędny μ c 20 MHz
- » Wyższy pobór mocy

PIC (2)

- PIC – USART

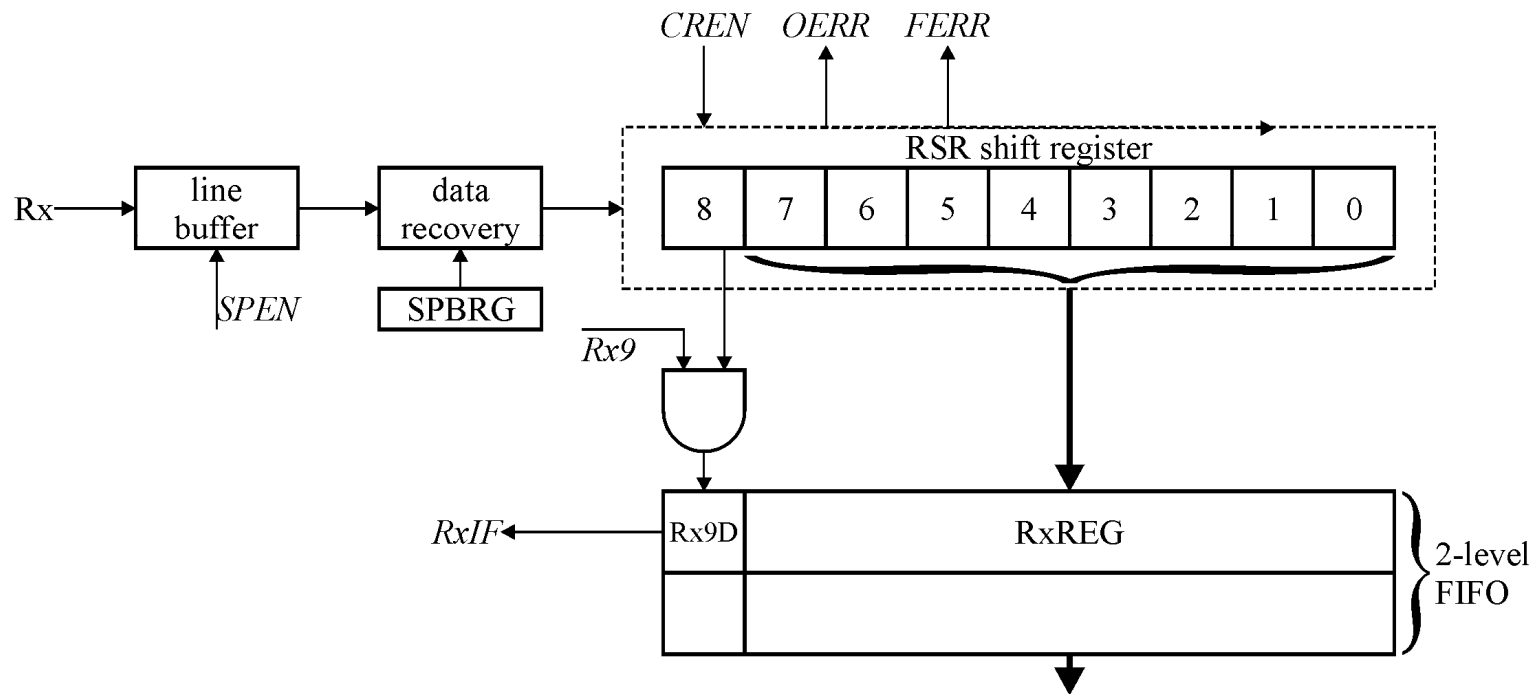
- Struktura nadajnika (transm. asynchroniczna)



PIC (2)

- PIC – USART

- Struktura odbiornika (transm. asynchroniczna)



PIC (2)

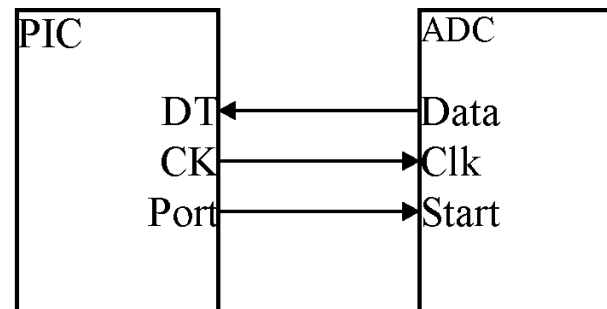
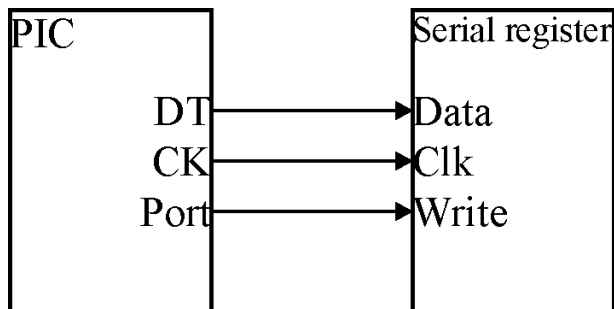
- PIC – USART
 - Komunikacja wieloprocessorowa
 - RxSTA.ADDEN = 1
 - Master: przesył adresu (Rx9D=1)
 - Wybrany slave: ADDEN=0
 - Master: przesył danych (Rx9D=0)
 - Podobny do trybu specjalnego maskowania w 8051

PIC (2)

- PIC – USART

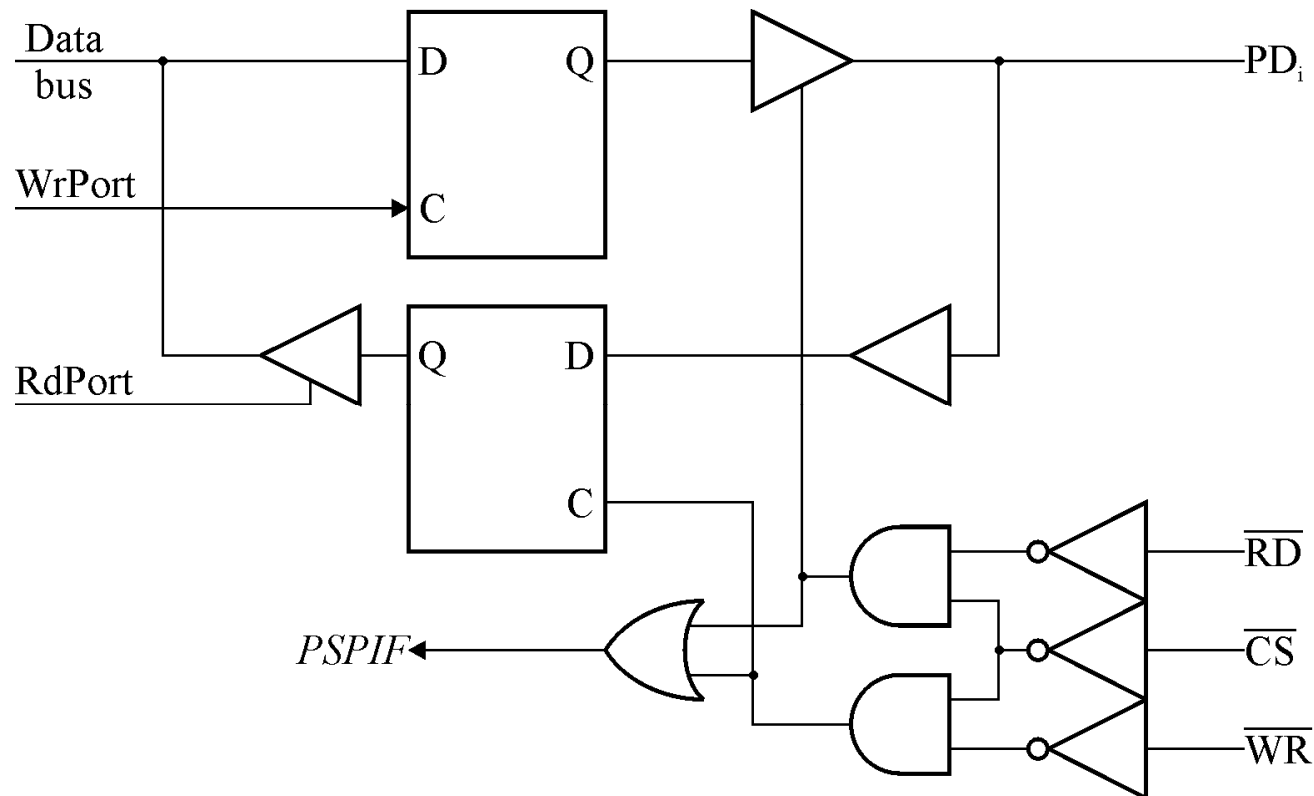
- Transmisja synchroniczna

- Zapis, np. rejestr z wejściem szeregowym
- Odczyt, np. przetwornik A/C z wyjściem szeregowym
 - E.g., MCP3201



PIC (2)

- PIC – PSP
 - Można podłączyć bezpośrednio do magistrali systemowej komputera nadrzędnego
 - PIC jako μ p peryferyjny (podrzędny)



PIC (2)

- PIC – PSP
 - Rejestr TRISE (PortE – tylko 3 bity)
 - IBF – 1=bufor wejściowy pełny
 - OBF – 1=bufor wyjściowy pełny
 - IBOV – 1=przepełnienie bufora wejściowego
 - Zerowanie wyłącznie programowe
 - PSPMODE – 1=włączony
 - B2, B1, B0 – linie we-wy
 - Konfiguracja PortE
 - Ustawienie jako cyfrowy (domyślnie - analogowy)
 - ADCON1.PCFG_{0..3}
 - Ustawienie jako wejściowy
 - TRISE.B_{0..2}

PIC (2)

- PIC – CCP
 - Compare, Capture, PWM
 - 1-2 niezależne moduły na μk , ale:
 - Wspólne f_{out}
 - Tryb przechwytywania \rightarrow oba używają TMR1
 - Tryb porównania \rightarrow konieczna konfiguracja z zerowaniem TMR1
 - Składa się z:
 - Rejestrów CCPRxH, CCPRxL ($x=0, 1$)
 - Komparatora 16-b

PIC (2)

- PIC – CCP

- Rejestr CCPxCON

- DCxB_{1..0} – (tryb PWM) wypełnienie PWM Lsbits
 - Bardziej znaczące 8 bitów w CCPRxL

- CCPxM_{3..0} – tryb:

- CCP wyłączony

- Tryb przechwytywania

- » Każde zbocze opadające

- » Każde zbocze narastające

- » Co 4. zbocze narastające

- » Co 16. zbocze narastające

- Tryb porównania

- » Początkowo CCP=0; CCP=1, gdy zgodność porównania

- » Początkowo CCP=1; CCP=0, gdy zgodność porównania

- » Przerwanie programowe, gdy zgodność porównania

- » Wyzwolenie zdarzenia specjalnego

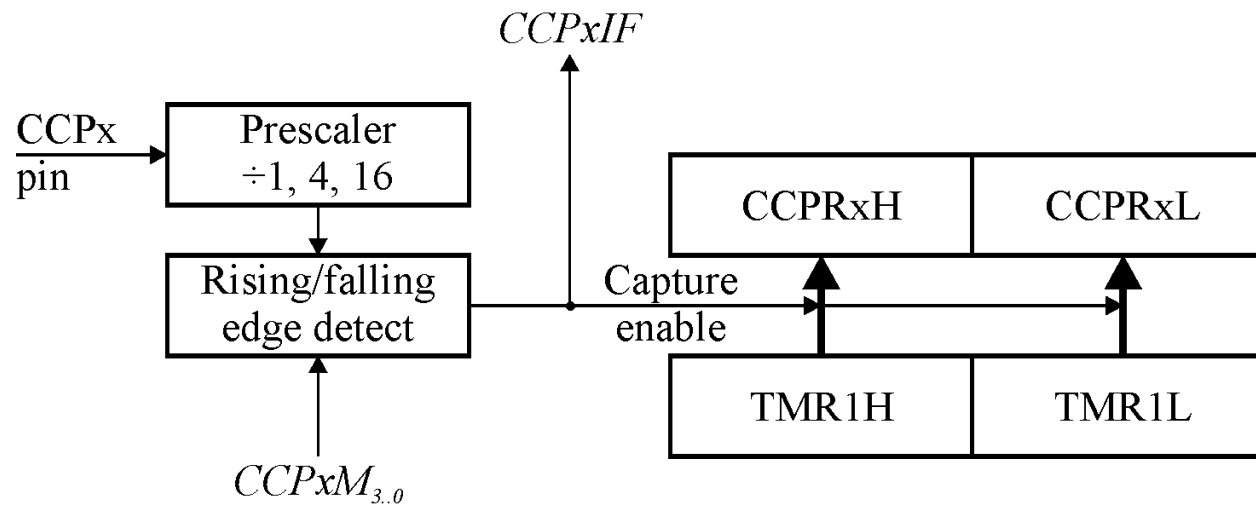
- Tryb PWM

PIC (2)

- PIC – CCP

- Tryb przechwytywania

- Wystąpienie zdarzenia → przechwycenie wartości TMR1
 - CCPx jako wejście (jeśli wyjście, możliwe przypadkowe przechwycenie)
 - TMR1 nie zerowany
 - TMR1 można wykorzystać dla realizacji innych zadań



PIC (2)

- PIC – CCP

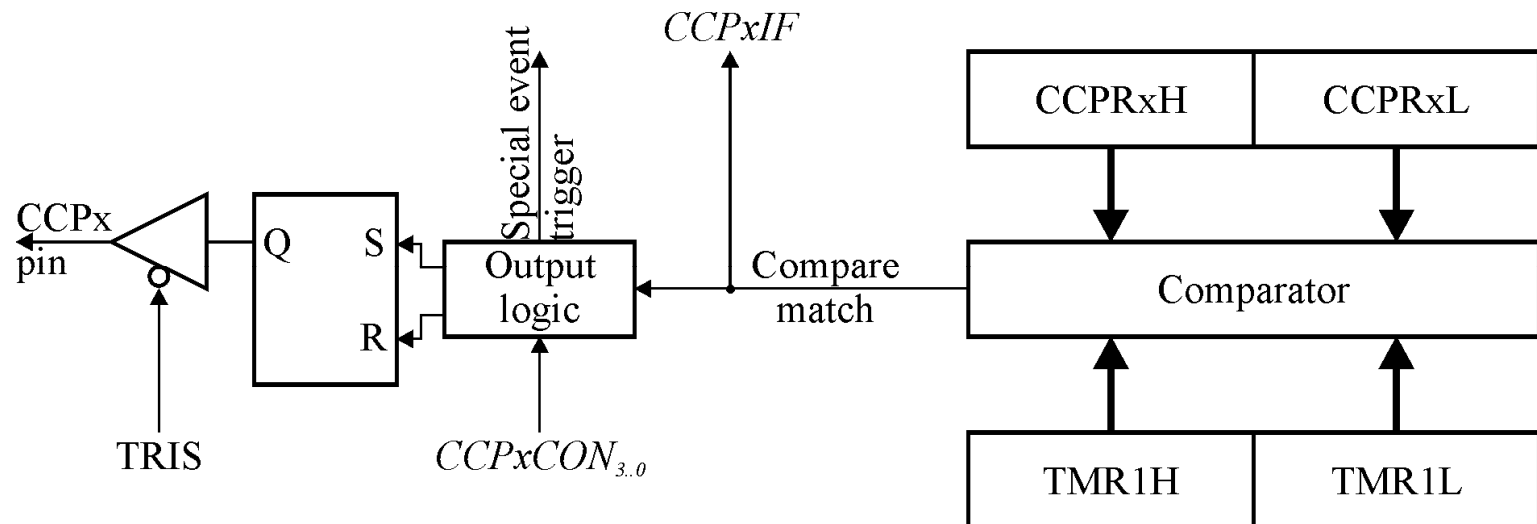
- Tryb porównania

- Gdy zgodność porównania:

- Zmiana stanu wyjścia CCPx (wysoki/niski/bez zmian)

- Zgłoszenie przerwania

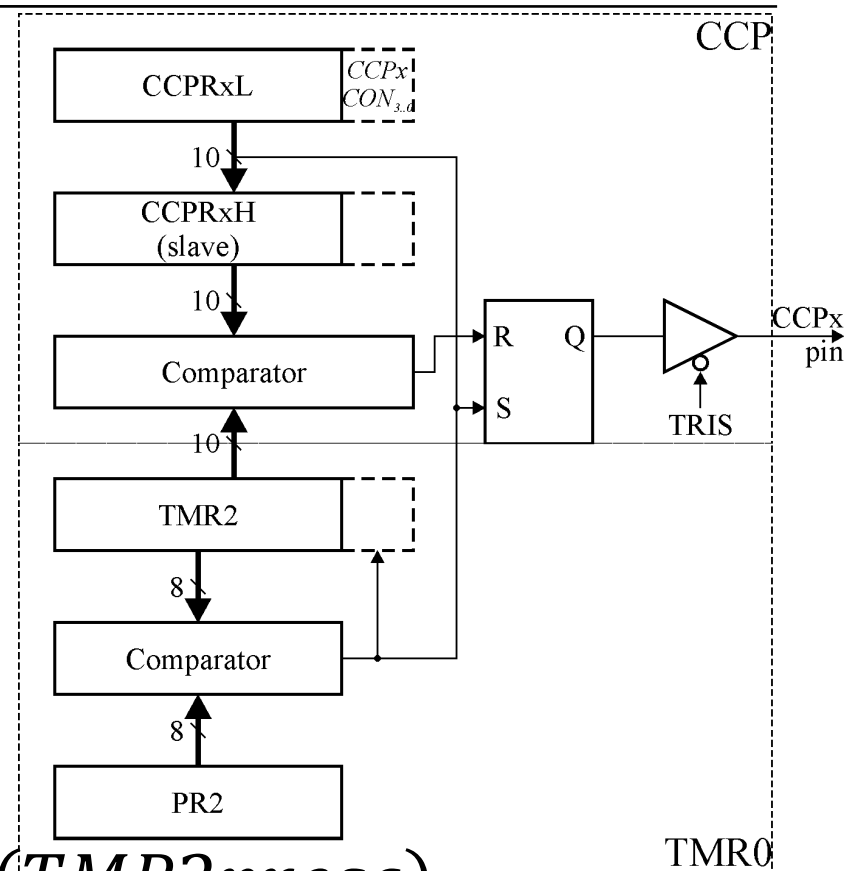
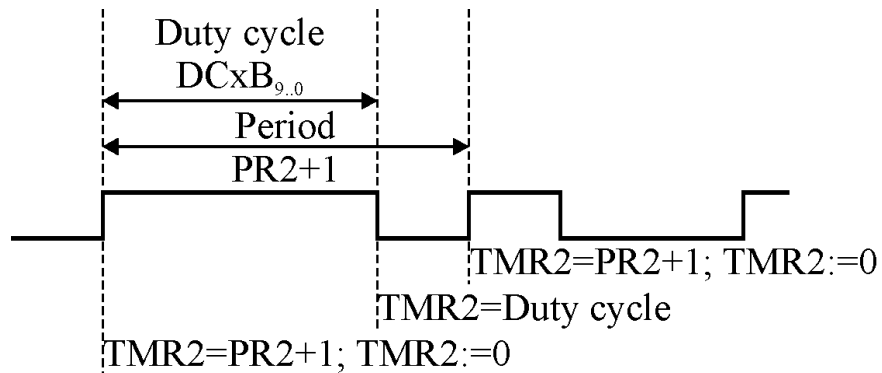
- TMR1: tryb czasowy lub synchronizowany licznikowy



PIC (2)

- PIC – CCP

- Tryb PWM



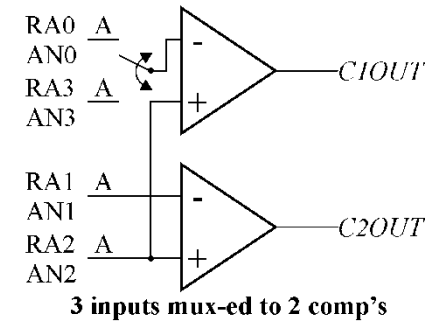
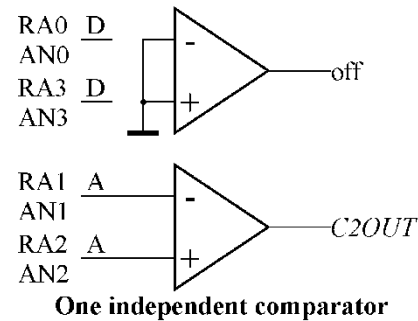
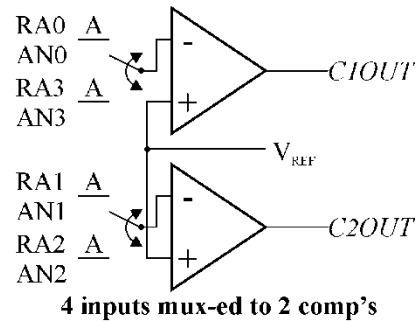
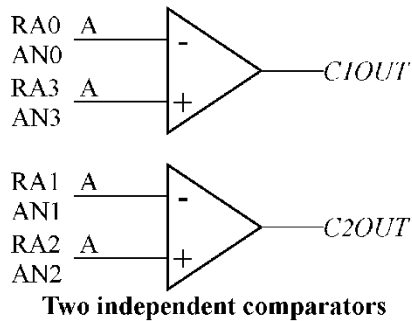
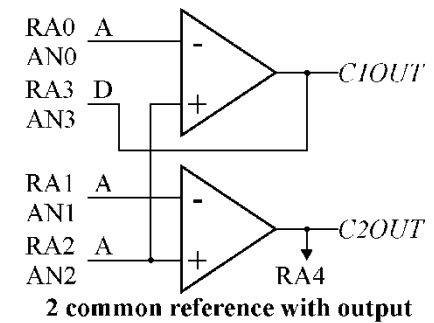
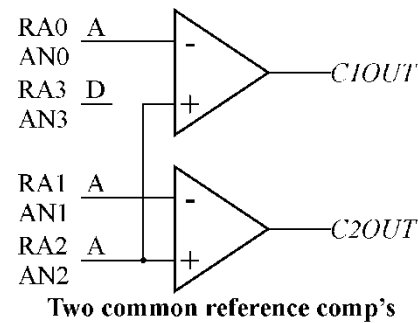
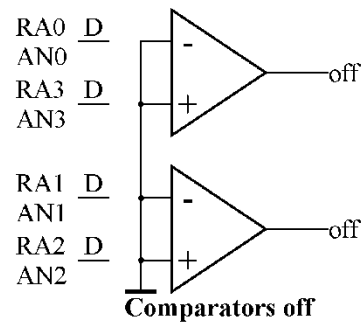
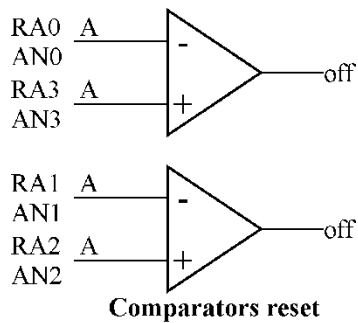
- $T_{PWM} = 4T_{clk}(PR2 + 1)(TMR2presc)$

- $\eta_{PWM} = T_{clk}DCxB_{9..0} (TMR2presc)$

- $\eta_{PWM} > T_{PWM} \rightarrow CCPx=1; \eta_{PWM} = 100\%$

PIC (2)

- PIC – komparatory analogowe
– 8 trybów pracy



PIC (2)

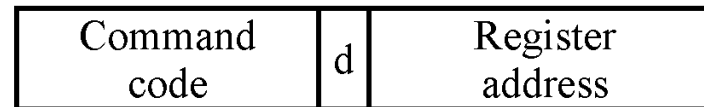
- PIC – komparator analogowy
 - Rejestr CMCON
 - C1OUT, C2OUT (wyjścia komparatorów)
 - C1INV, C2INV (wyjścia proste/zanegowane)
 - CIS – multiplexer wejściowy
 - CM_{2..0} – tryb
 - Konfiguracja
 - Ustawienie CMCON
 - Konfiguracja linii we-wy
 - CMIF=0, CMIE=1 (jeśli używa się przerwań)
 - Konfiguracja V_{REF} (jeśli używane)

PIC (2)

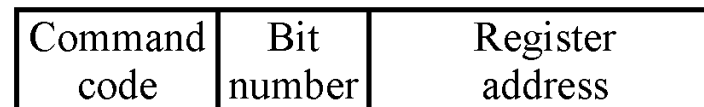
- PIC – lista rozkazów

- Formaty rozkazów

Byte commands



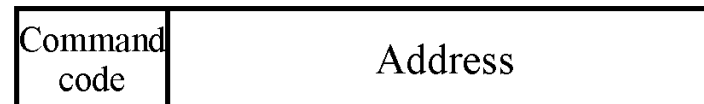
Bit commands



Control & constant commands



Jump & call



- Niektóre rozkazy nie mają określonych pól

PIC (2)

- PIC – lista rozkazów

- Przesył danych

- `movlw k; k→W`
 - `movwf f; W→[f]`
 - `movf f, d; [f]→W (d=0), [f]→[f] (d=1)`

- Dodawanie

- `addlw k; k+W→W`
 - `addwf f, d; W+[f]→W (d=0), →[f] (d=1)`

- Odejmowanie

- `sublw k; k-W→W`
 - `subwf f, d; [f]-W→W (d=0), →[f] (d=1)`

PIC (2)

- PIC – lista rozkazów

- Inkrementacja i dekrementacja

- `incf f, d; [f]+1→W (d=0), →[f] (d=1)`
 - `decf f, d; [f]-1→W (d=0), →[f] (d=1)`

- Logiczne

- `andlw k; W AND k →W`
 - `andwf f, d; [f] AND W→W (d=0), →[f] (d=1)`
 - `iorlw k; W OR k →W`
 - `iorwf f, d; [f] OR W→W (d=0), →[f] (d=1)`
 - `xorlw k; W XOR k →W`
 - `xorwf f, d; [f] XOR W→W (d=0), →[f] (d=1)`
 - `comf; NOT [f] →W (d=0), →[f] (d=1)`

PIC (2)

- PIC – lista rozkazów
 - Rotacje (ze znacznikiem przeniesienia)
 - `r1f f, d; [f]<<1→W (d=0), →[f] (d=1)`
 - `rrf f, d; [f]>>1→W (d=0), →[f] (d=1)`
 - Zamiana
 - `swapf f, d`
 - Ustawianie/zerowanie bitów
 - `bsf f, b`
 - `bcf f, b`

PIC (2)

- PIC – lista rozkazów

- Skoki i wywołania

- goto s; $s \rightarrow PC$, $PCLATH \rightarrow PCH$

- goto \$; pętla nieskończona

- call s

- return

- retlw k; powrót z $W=k$

- Można wykorzystać np. w skoku wyliczanym

- `<instr> pcl, f`; skok wyliczany

- `addwf pcl, f`; $pcl+w \rightarrow pcl$

- `movwf pcl`; $w \rightarrow pcl$

PIC (2)

- PIC – lista rozkazów

- Skoki warunkowe

- *BaseLine i Midrange: pomiń następny rozkaz, jeśli warunek jest spełniony*
 - `bt fss f, b`; skok, jeśli bit=1
 - `bt fsc f, b`; skok, jeśli bit=0
 - `incfsz f, d`; inkrementacja i przeskok, gdy $\text{wynik}_{0..7}=0$
 - `decfsz f, d`; dekrementacja i przeskok, gdy $\text{wynik}_{0..7}=0$

PIC (2)

- PIC – lista rozkazów

- Pozostałe rozkazy

- `retfie`; powrót z przerwania: powrót + GIE=1
 - `sleep`; wejście w tryb energooszczędny
 - `clrwdt`; zerowanie układu nadzorującego
 - `nop`
 - `tris n`; $W \rightarrow TRIS$
 - Przeszarżała; $\rightarrow \text{movwf trisx}$
 - `option`; $W \rightarrow OPTION_REG$
 - Przeszarżała; $\rightarrow \text{movwf option_reg}$