

# Wykład 6

---

## Układy szeregowego wejścia-wyjścia Programowalne układy czasowe

**B**artłomiej Zieliński, PhD, DSc

# Szeregowe we-wy

---

Program:

- Układy szeregowego wejścia-wyjścia
  - Intel 8251
  - Zilog Z80 SIO (krótko)
- Układy czasowo-licznikowe
  - Intel 8253
  - Zilog Z80 CTC

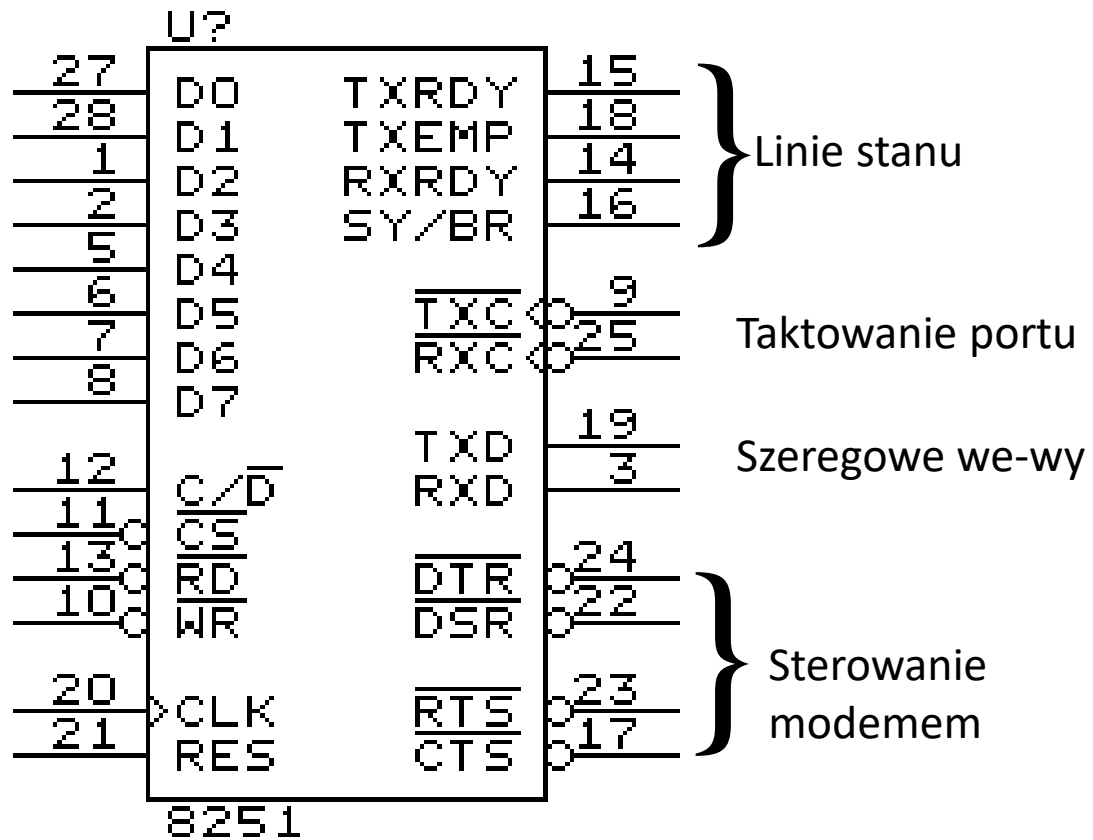
# Szeregowe we-wy

---

- Układ Intel 8251
  - Programowalny układ szeregowego we-wy
  - USART (*Universal Synchronous/Asynchronous Receiver/Transmitter*)
  - Transmisja asynchroniczna
    - Format znaku zgodny z RS-232
    - Sterowanie modemem
    - Brak wbudowanego licznika ustalającego prędkość transmisji
  - Transmisja synchroniczna
    - Programowalne słowo/-a synchronizacji

# Szeregowe we-wy

- Wyprowadzenia układu Intel 8251



# Szeregowe we-wy

---

- Szeregowe we-wy + taktowanie
  - Odrębne sygnały we-wy
  - Odrębne taktowanie
    - Różne prędkości nadawania i odbioru
  - Sygnały:
    - TxD (*Transmitter Data*) →
    - RxD (*Receiver Data*) ←
    - TxC (*Transmitter Clock*) ←
    - RxC (*Receiver Clock*) ←

# Szeregowe we-wy

---

- Sterowanie modemem
  - Zgodne ze standardem RS-232
    - DTE (*Data Terminal Equipment*)
      - „Urządzenie końcowe dla danych”
      - Np. komputer, sterownik itp
    - DCE (*Data Communications Equipment*)
      - „Urządzenie transmisji danych”
      - Np. modem, karta sieciowa itp.
  - Sygnały
    - DTR (*Data Terminal Ready*) →
    - DSR (*Data Set Ready*) ←
    - RTS (*Ready To Send*) →
    - CTS (*Clear To Send*) ←

# Szeregowe we-wy

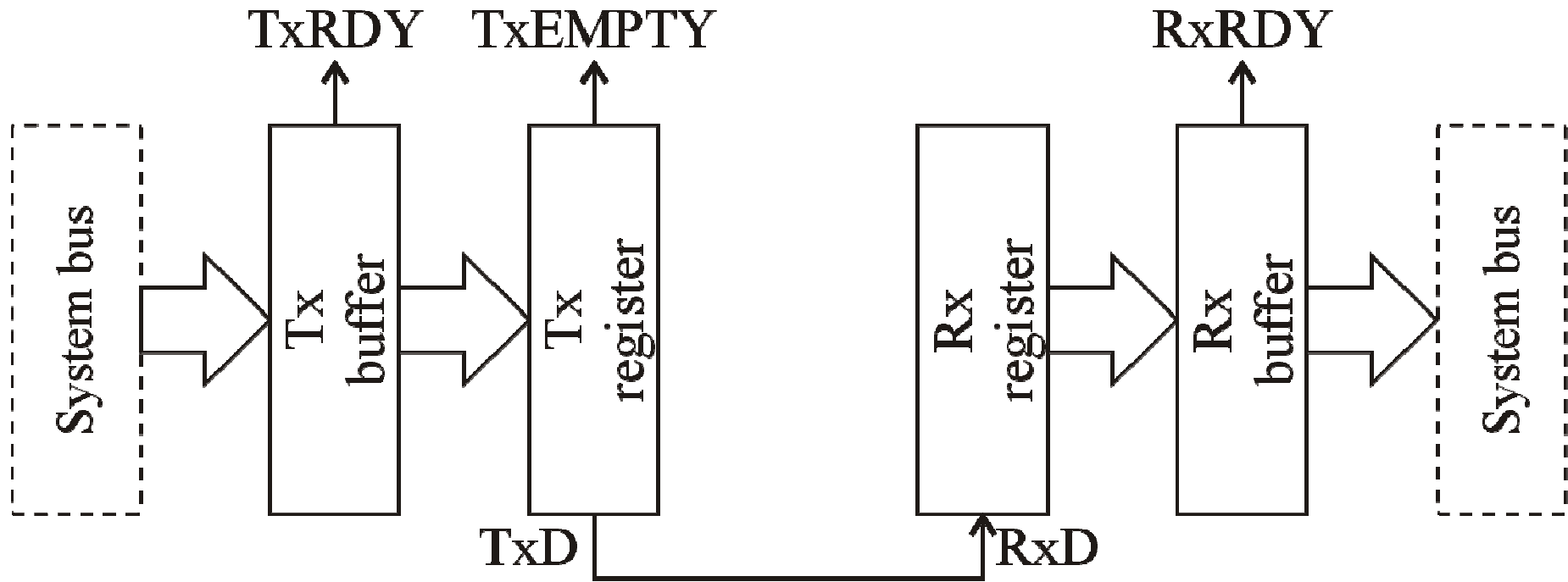
---

- Stan transmisji
  - Sygnały sprzętowe
    - RxRDY (*Receiver Ready*) →
    - TxRDY (*Transmitter Ready*) →
    - TxEMPTY (*Transmitter Empty*) →
    - SynDet/BrkDet ↔
      - Transmisja synchroniczna: *Synchronisation Detected*
        - » Wejście lub wyjście
      - Transmisja asynchroniczna: *Break Detected*
  - Programowy odczyt rejestru stanu

# Szeregowe we-wy

---

- Model transmisji szeregowej

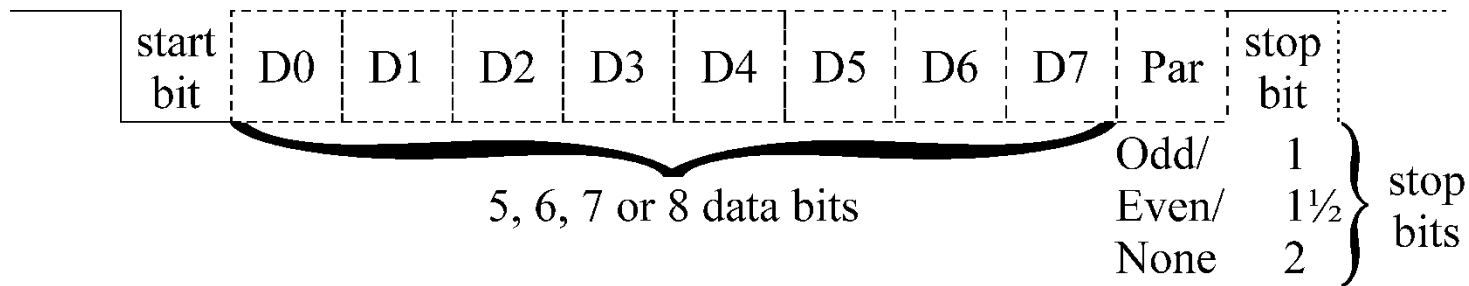




# Szeregowe we-wy

---

- Transmisja asynchroniczna
  - Format znaku

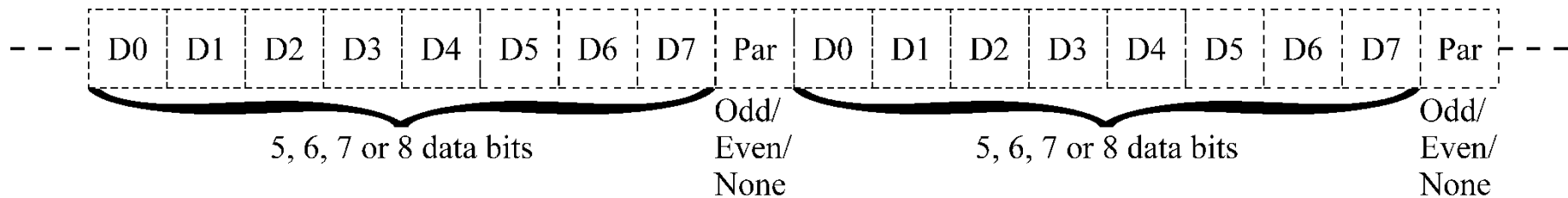


- Wystąpienie i wykrycie przerwy (*break*)

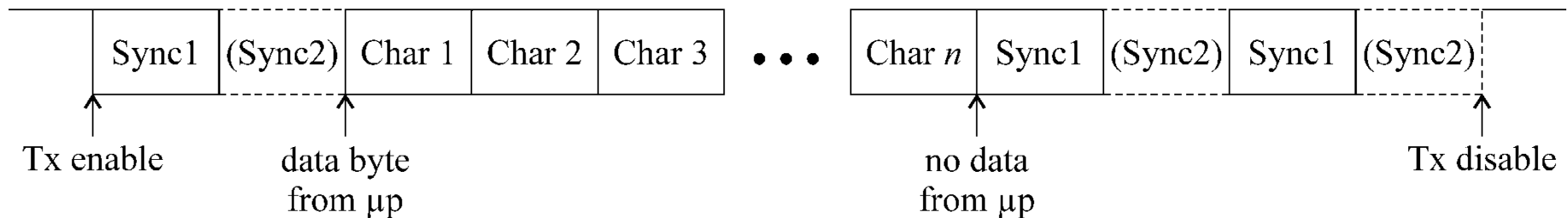


# Szeregowe we-wy

- Transmisja synchroniczna
  - Format znaku



- Format informacji

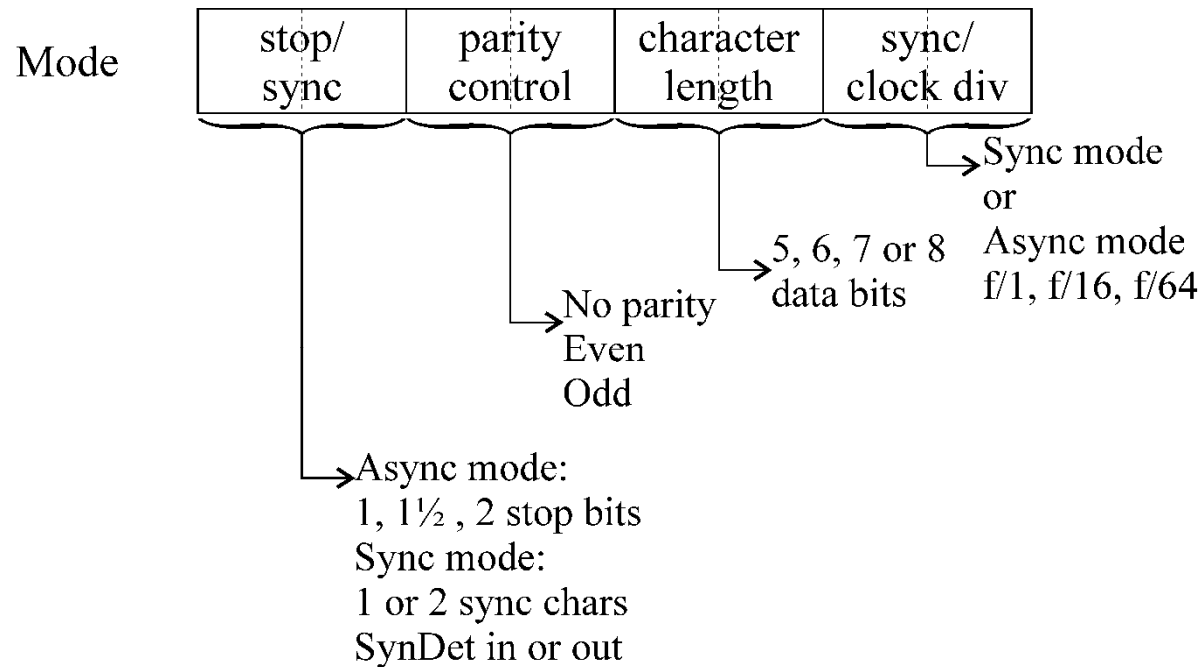


# Szeregowe we-wy

---

- Programowanie

- Słowo trybu

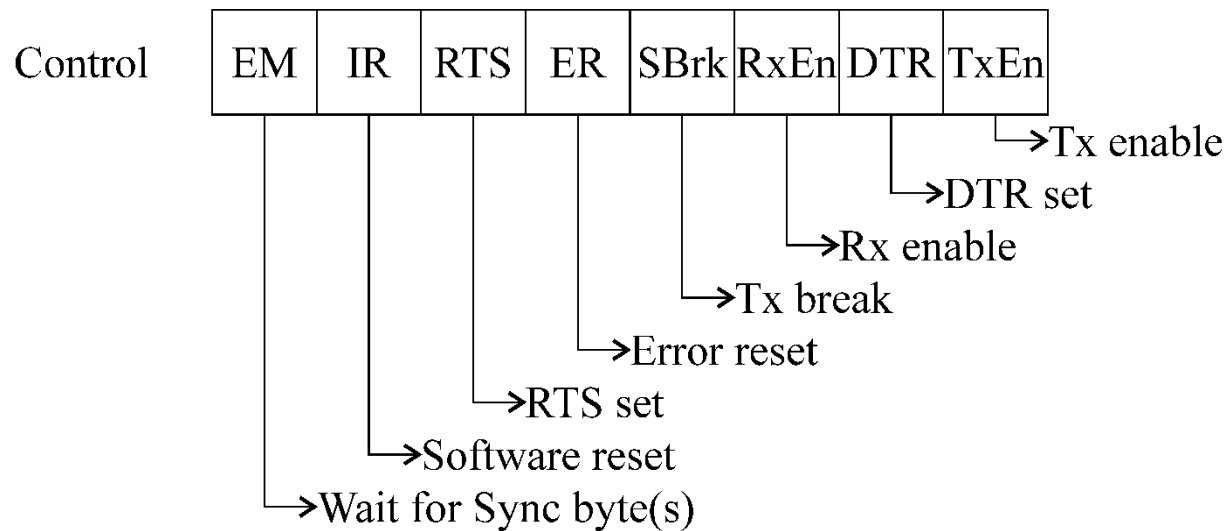


- Tryb synchroniczny → 1-2 B synchronizacji po słowie trybu

# Szeregowe we-wy

---

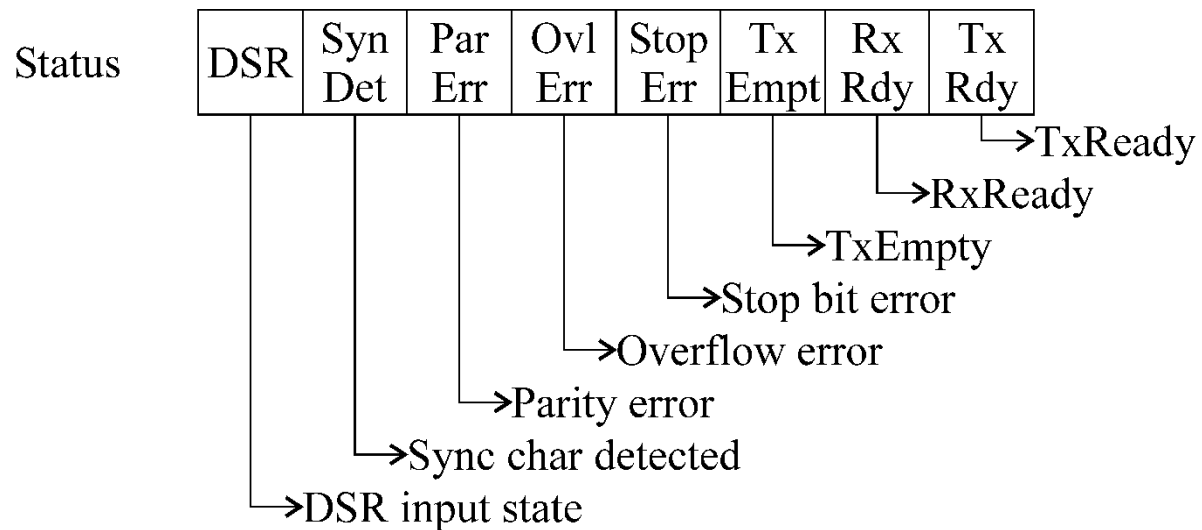
- Programowanie
  - Słowo sterujące



# Szeregowe we-wy

---

- Programowanie
  - Słowo stanu



# Szeregowe we-wy

---

- Inne układy transmisji szeregowej
  - Z80 SIO (*Serial Input/Output*)
    - 2 porty synchroniczne/asynchroniczne
      - Asyn: zgodne z RS-232
      - Syn: protokoły IBM Bisync, SDLC, HDLC, AX.25
        - » Auto. obliczanie, przesył i sprawdzanie sumy kontrolnej (CRC)
        - » Auto. wstawianie i usuwanie znaków synchronizacji
        - » Szpikowanie zerami (*bit stuffing*)
  - 8530/82530
    - Z80 SIO dla  $\mu$ p innych niż Z80
  - 8250/16450/16550...16950
    - Pojedynczy port szeregowy dla komputerów klasy PC

# Układy czasowo-licznikowe

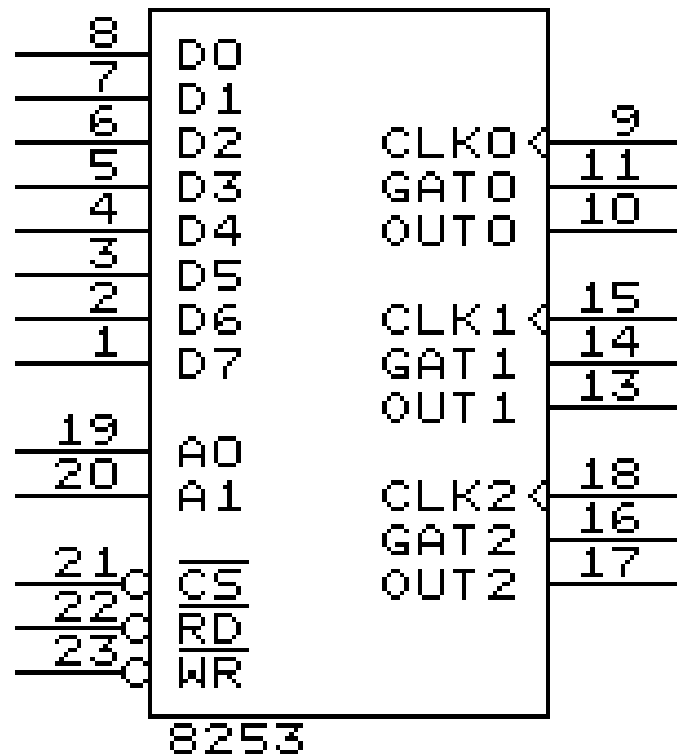
---

- Intel 8253
  - 3 niezależne, 16-b liczniki
  - Zliczanie w kodzie dwójkowym lub BCD
  - Zliczanie od wartości początkowej do 0
  - 6 trybów pracy
  - Funkcja wejścia Gate zależna od trybu
    - Bramkowanie, wyzwalenie, zerowanie

# Układy czasowo-licznikowe

---

- Wyprowadzenia układu Intel 8253

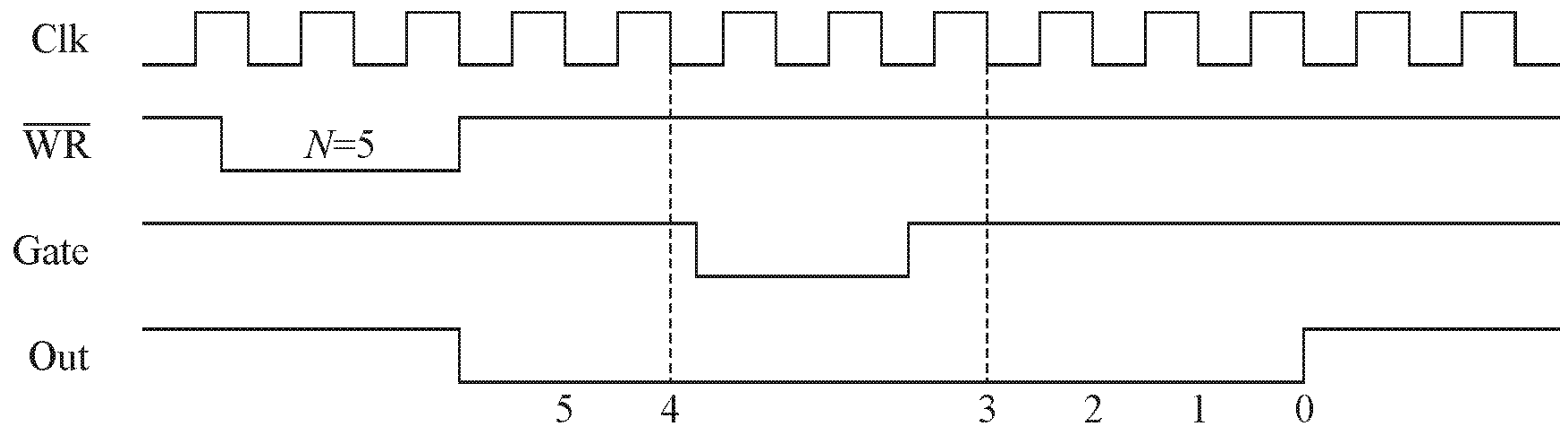




# Układy czasowo-licznikowe

---

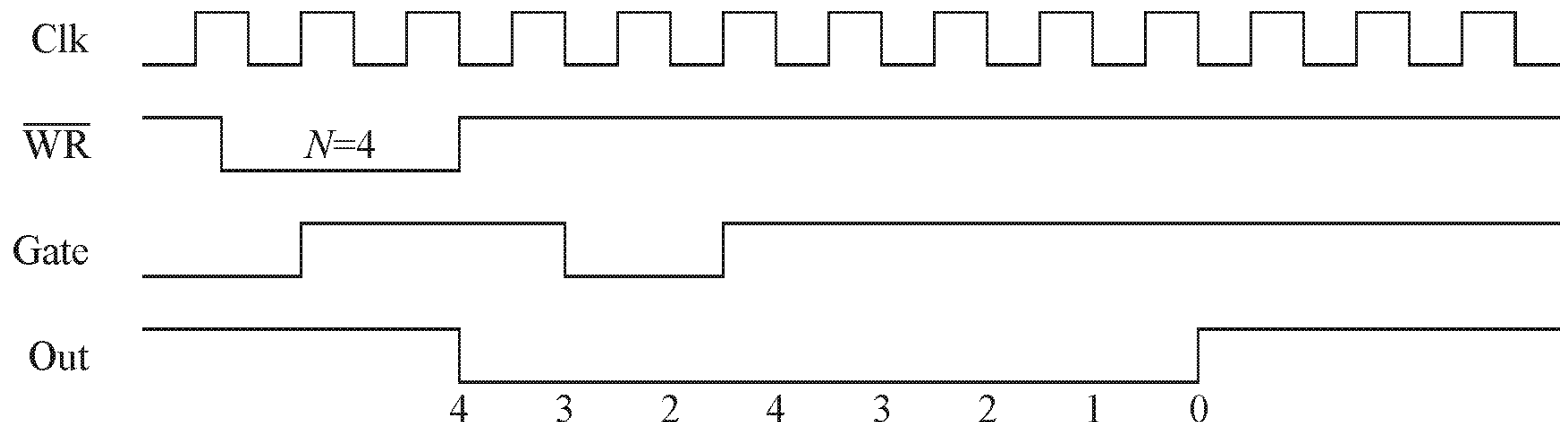
- Tryby pracy układu Intel 8253
  - Tryb 0: „licznik” (*counter*)
    - Zapis trybu: Out=0
    - Gate=0: blokada zliczania
    - Zliczono do 0: Out=1 i koniec zliczania



# Układy czasowo-licznikowe

---

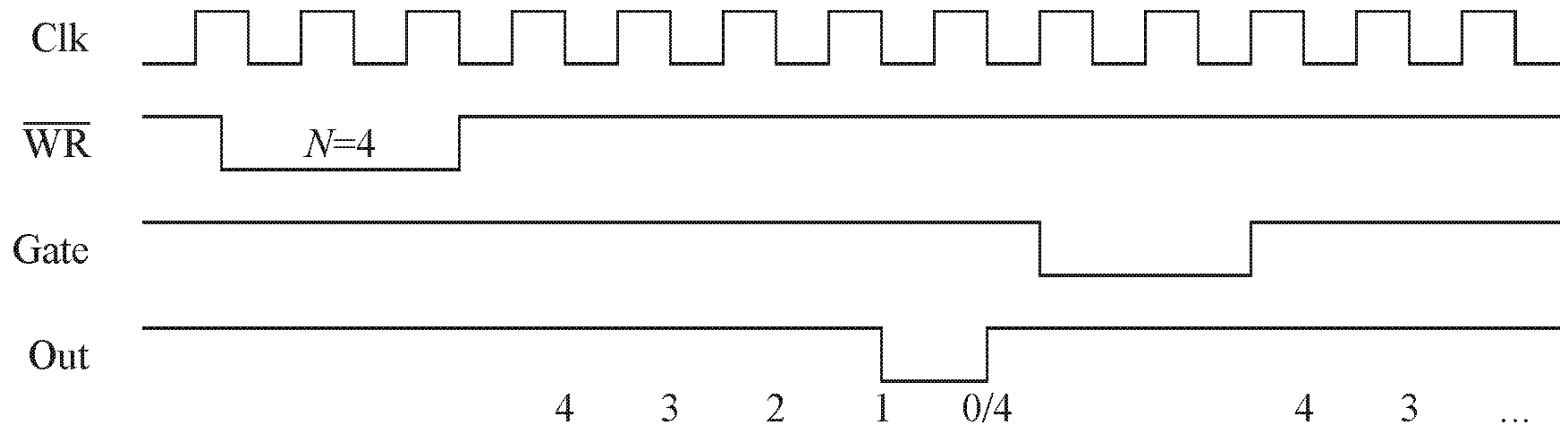
- Tryby pracy układu Intel 8253
  - Tryb 1: uniwibrator (*retriggerable one shot*)
    - Gate 0→1: start zliczania, Out=0
    - Gate 0→1 podczas zliczania: restart zliczania
    - Zliczono do 0: Out=1



# Układy czasowo-licznikowe

---

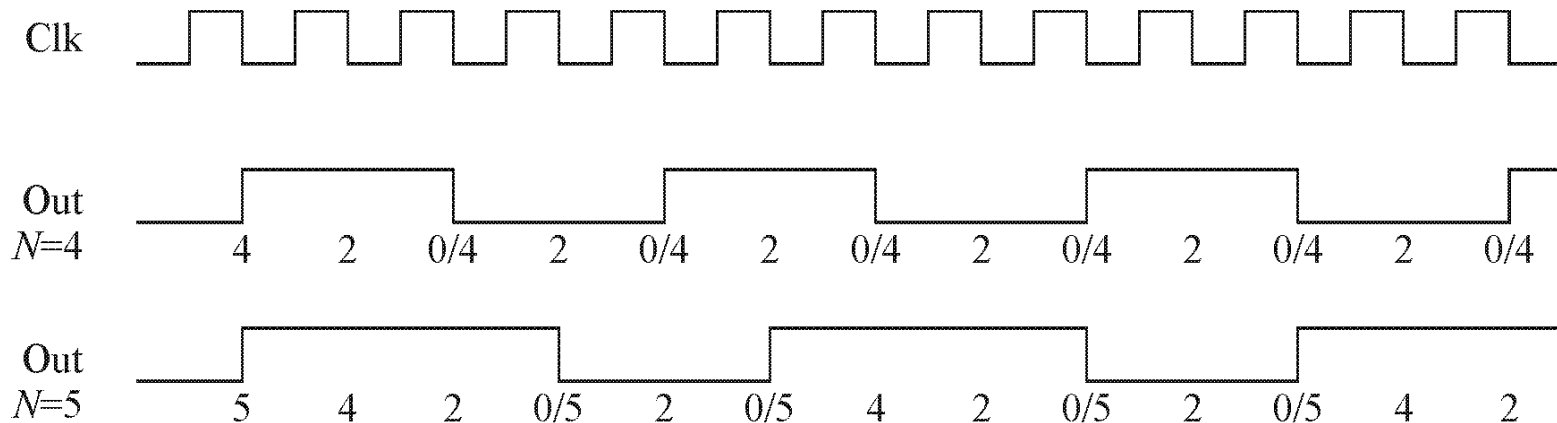
- Tryby pracy układu Intel 8253
  - Tryb 2: dzielnik częstotliwości (*divide-by-N counter*)
    - Początkowo Out=1
    - Zliczono do 1: Out=0 przez  $1 T_{clk}$  i kontynuacja
    - Gate=1: włączenie; Gate=0: wyłączenie zliczania



# Układy czasowo-licznikowe

---

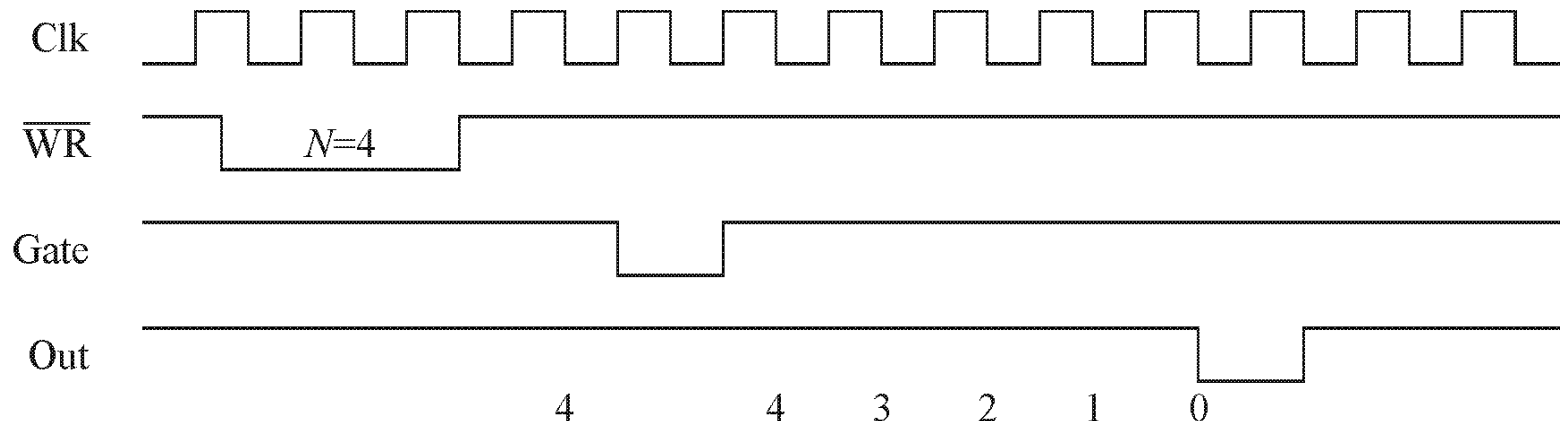
- Tryby pracy układu Intel 8253
  - Tryb 3: generator częstotliwości (*square wave generator*)
    - Gate 0→1: start zliczania (np. dla synchronizacji)
    - Zliczono do 0:  $Out = \overline{Out}$
    - Dla dowolnego  $N$ :  $T_{Out} = N \cdot T_{Clk}$



# Układy czasowo-licznikowe

---

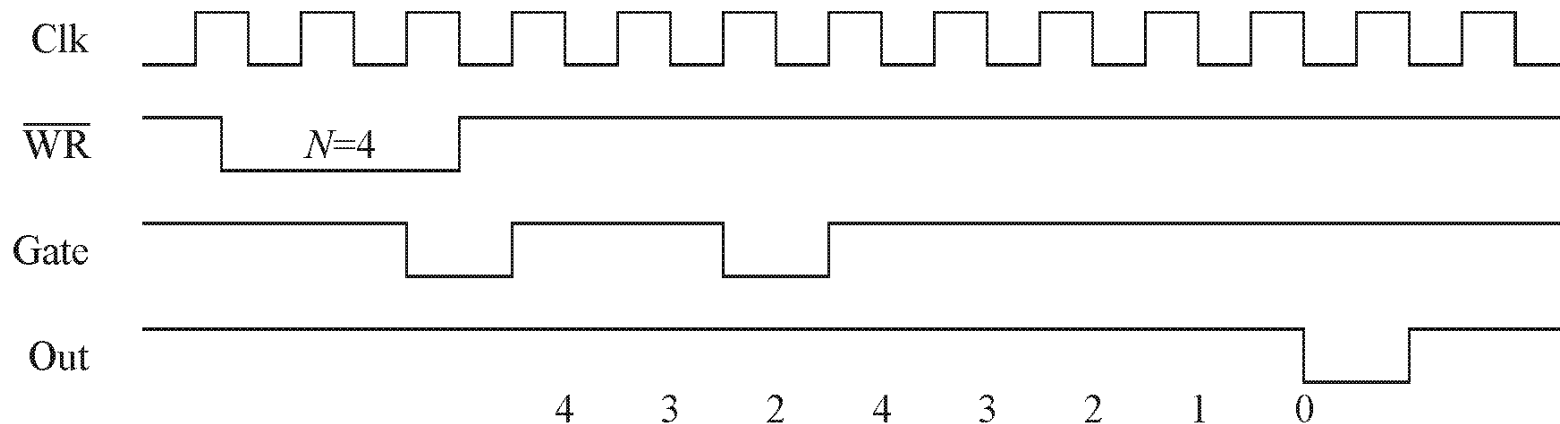
- Tryby pracy układu Intel 8253
  - Tryb 4: generator impulsu wyzwalany programowo (*software triggered strobe*)
    - Gate=1: start zliczania po wpisie liczby początkowej
    - Gate=0: zatrzymanie zliczania
    - Gate 0→1: zliczanie od początku



# Układy czasowo-licznikowe

---

- Tryby pracy układu Intel 8253
  - Tryb 5: generator impulsu wyzwalany sprzętowo (*hardware triggered strobe*)
    - Gate=0→1: początek zliczania
    - Gate=0: kontynuacja zliczania
    - Gate 0→1: zliczanie od początku



# Układy czasowo-licznikowe

---

- Intel 8253 – funkcje wejścia Gate

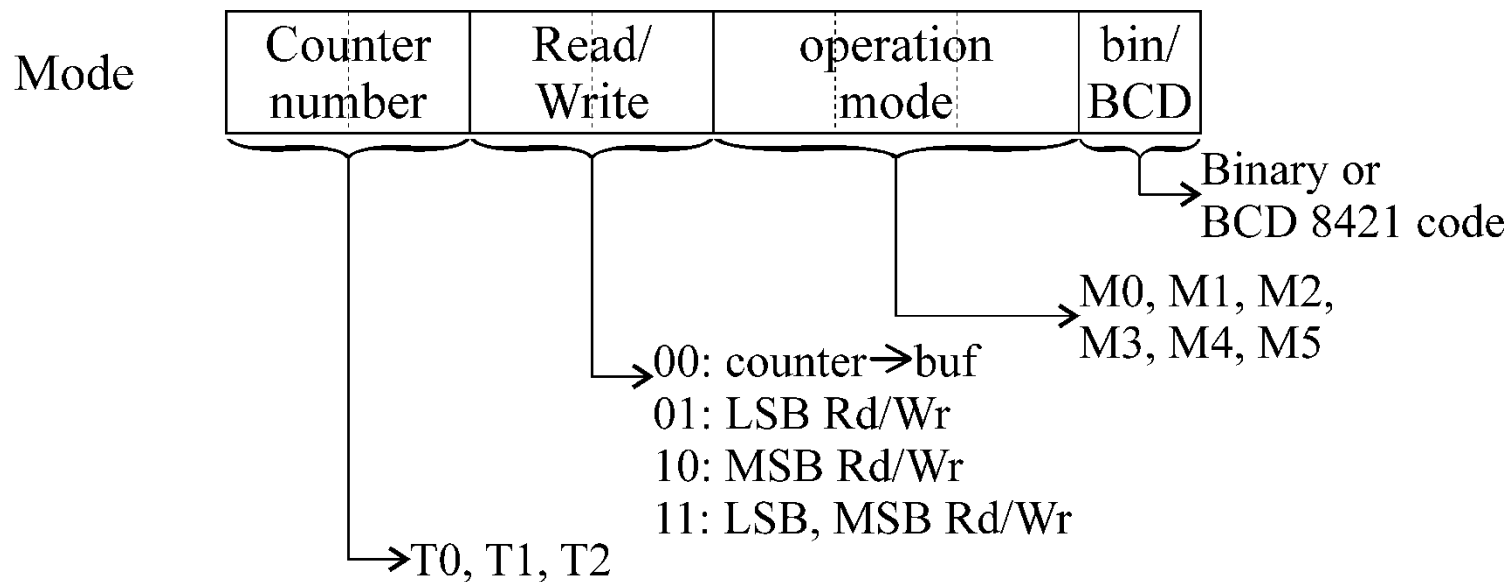
Mode	0, 1→0	0→1	1
0	Wył. Zliczania		Wł. Zliczania
1		Pocz. Zliczania Zer. Wyjścia	
2	Wył. zliczania Out=1	Zliczanie od początku	Wł. zliczania
3	Wył. zliczania Out=1	Zliczanie od początku	Wł. zliczania
4	Wył. zliczania		Wł. zliczania
5		Zliczanie od początku	

# Układy czasowo-licznikowe

- Intel 8253 – programowanie

$A_1A_0$	00	01	10	11
Rejestr	Dane T0	Dane T1	Dane T2	Sterowanie

## – Rejestr trybu/sterujący





# Układy czasowo-licznikowe

---

- Intel 8254 – programowanie (rozszerzenia)
  - Polecenie „Read-back”
    - Odczyt zawartości licznika
    - Odczyt trybu licznika
    - Zapis zawartości licznika w rejestrze
      - Liczniki wybierane za pomocą mapy bitowej
  - Polecenie stanu
    - Stan wyjścia Out
    - Możliwość odczytu licznika
    - Tryb i kod zliczania

# Układy czasowo-licznikowe

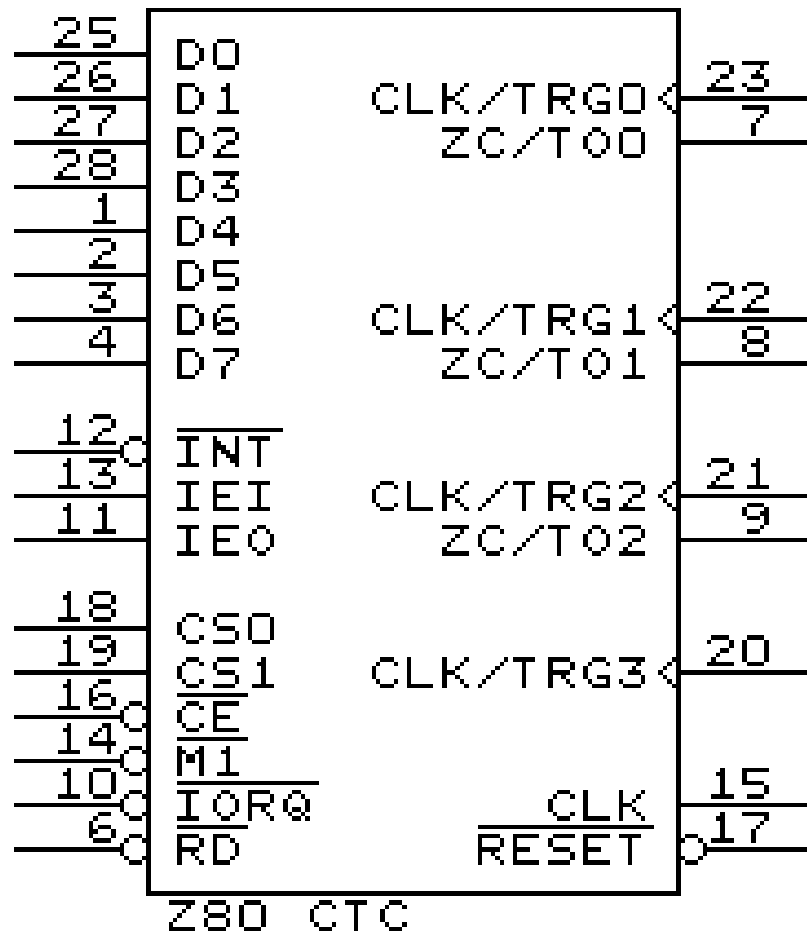
---

- Zilog Z80 CTC
  - 4 niezależne liczniki 8-b
  - Tryb czasowy lub licznikowy
  - Zliczanie od wartości początkowej do 0
    - Automatyczne przeładowanie
  - Możliwość wyzwalań zliczania
  - Sygnał wyjściowy (tylko dla 3 liczników)
  - Zgłaszanie przerwań
    - Może działać jako sterownik przerwań dla układów spoza rodziny Z-80 (np. 8255, 8253, proste układy TTL itp.)

# Układy czasowo-licznikowe

---

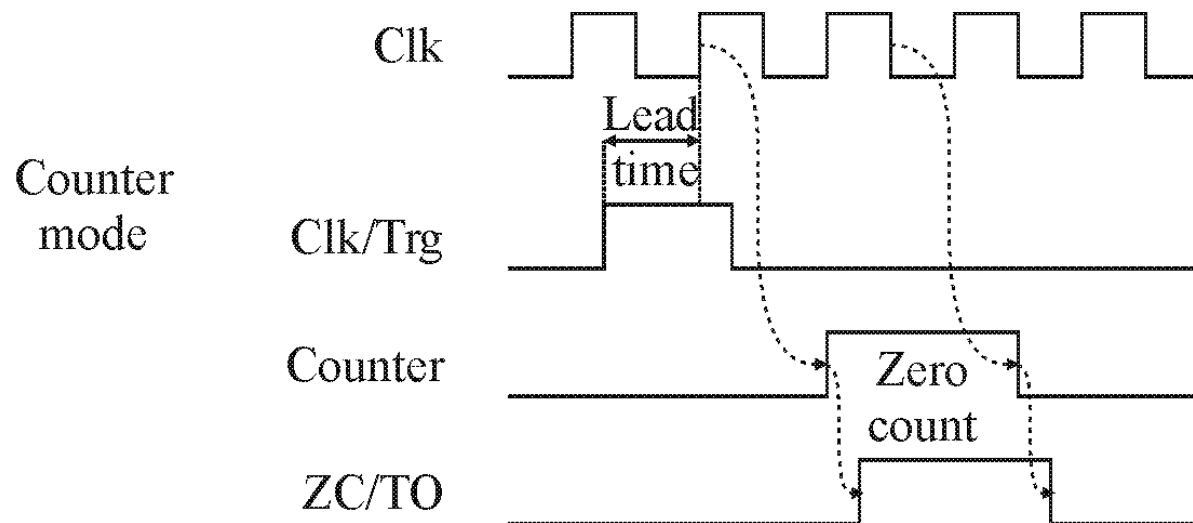
- Wyprowadzenia układu Zilog Z80 CTC



# Układy czasowo-licznikowe

---

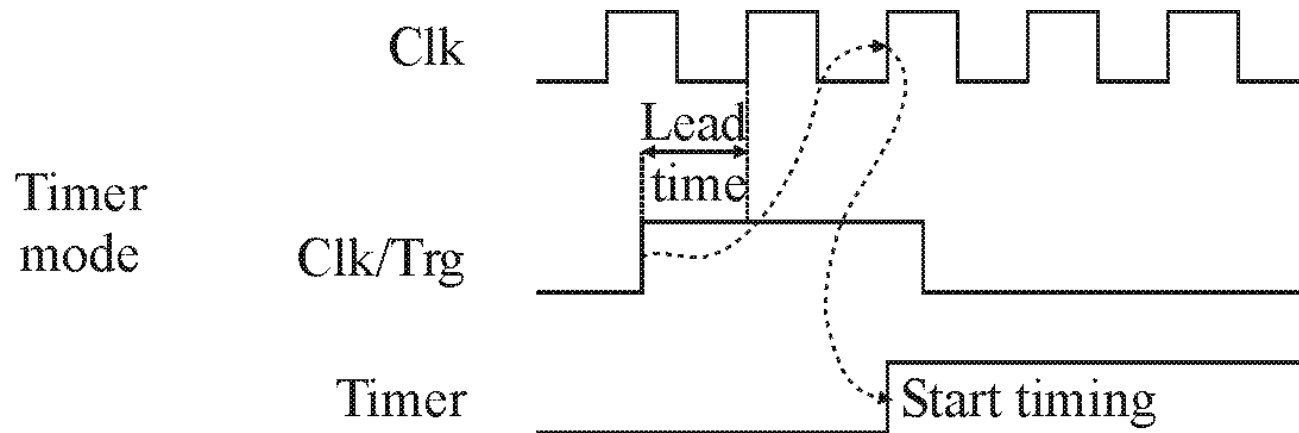
- Tryby pracy układu Zilog Z80 CTC
  - Tryb licznikowy
    - Clk/Trg = wejście (stan aktywny ust. programowo)
    - Zliczenie do 0: impuls wyjściowy Out
    - Możliwość zgłaszania przerwań



# Układy czasowo-licznikowe

---

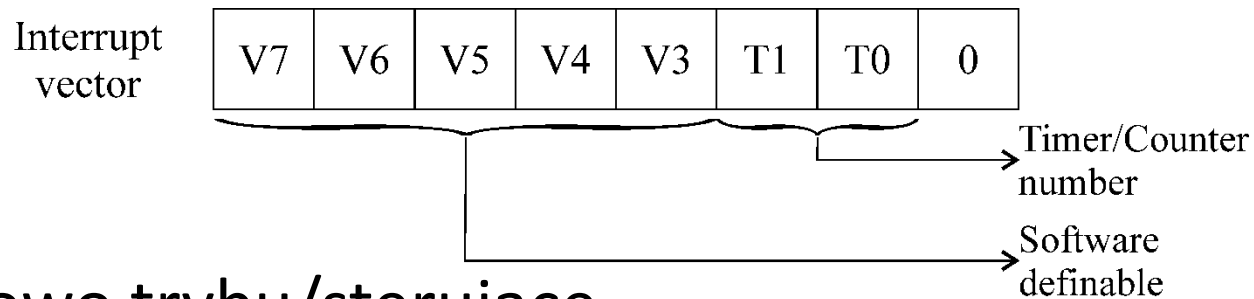
- Tryby pracy układu Zilog Z80 CTC
  - Tryb czasowy
    - Clk/Trg = opcjonalne rozpoczęcie zliczania
    - Zliczenie do 0: impulsy Out,  $\eta=1/2$ ,  $T=T_{clk} \times [16 | 256] \times Tc$
    - Możliwość zgłaszania przerwań



# Układy czasowo-licznikowe

---

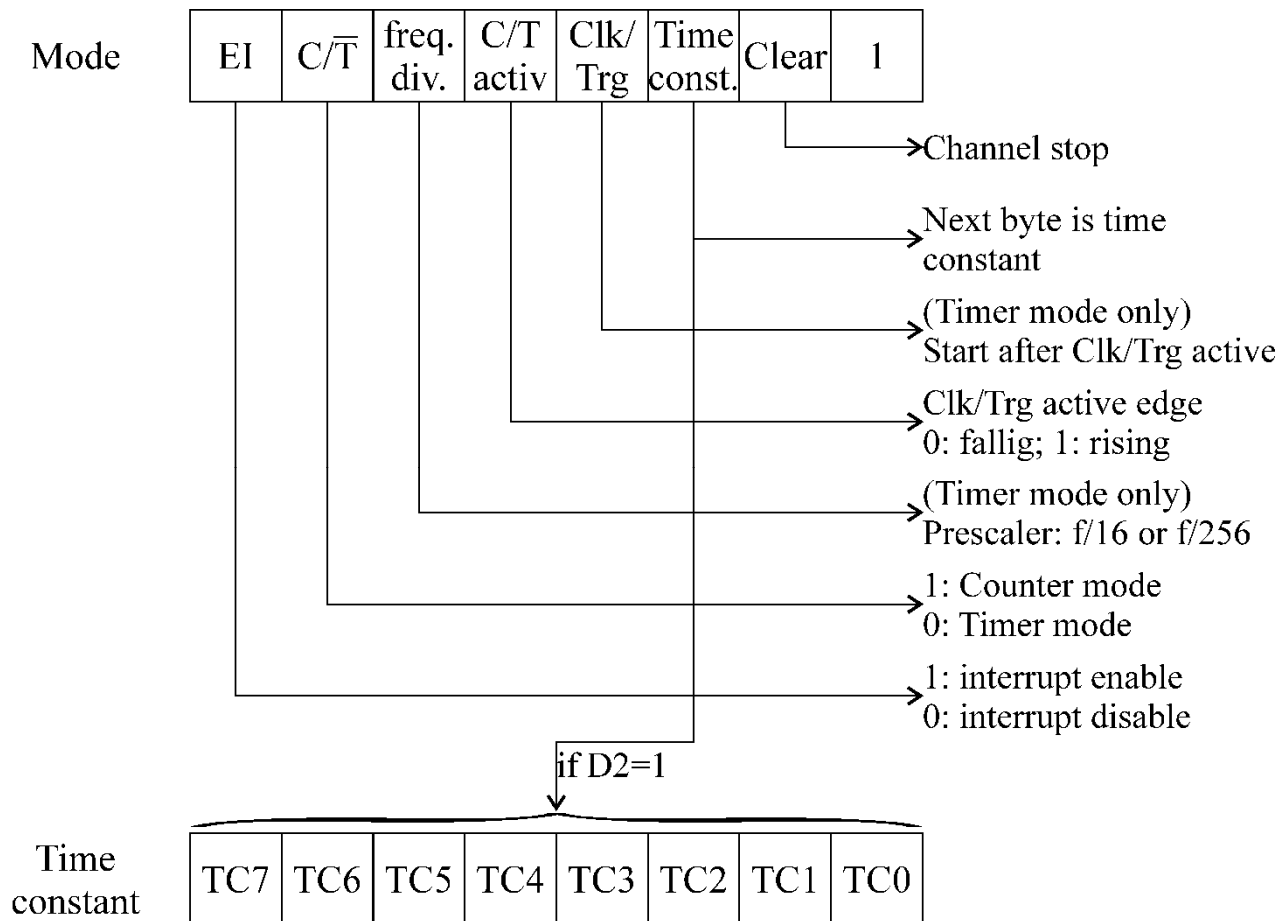
- Programowanie układu Zilog Z80 CTC
  - Wektor przerwania
    - Część wspólna (ustawiana programowo)
    - Numer licznika (generowany automatycznie)
    - Jedno słowo dla wszystkich liczników



- Słowo trybu/sterujące
  - Odrębne dla każdego licznika
  - Trzeba „zapowiedzieć” wartość początkową
  - Odczyt licznika możliwy zawsze

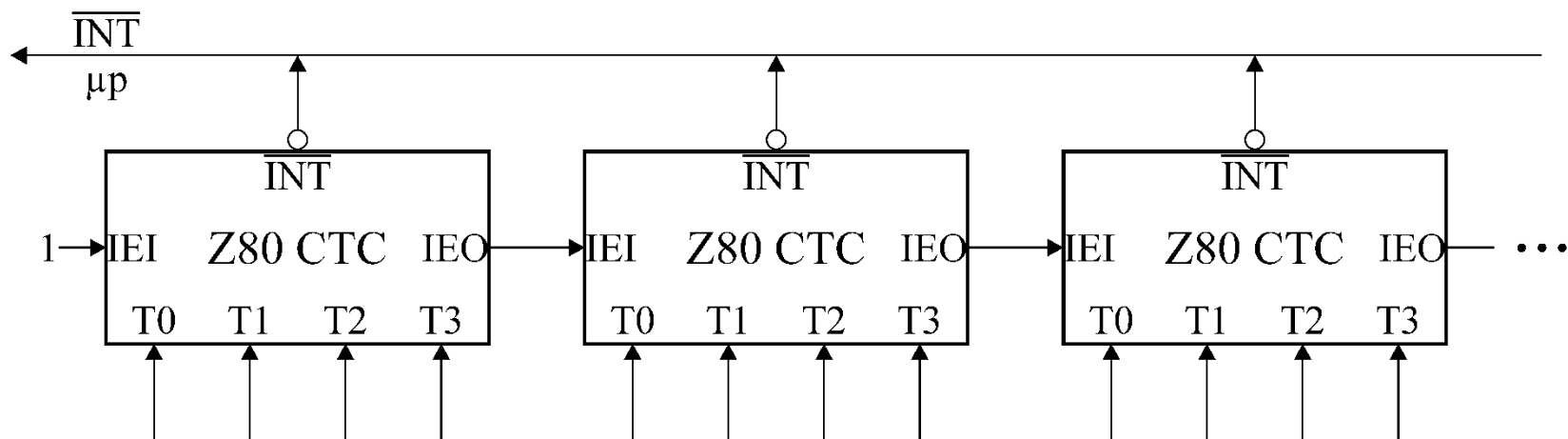
# Układy czasowo-licznikowe

- Programowanie układu Zilog Z80 CTC
  - Słowo trybu/sterujące



# Układy czasowo-licznikowe

- Przerwania w układzie Zilog Z80 CTC
  - Priorytet: T0 – najwyższy , T3 – najniższy
  - Wektor indywidualny dla każdego licznika
  - Może działać jako sterownik przerw dla układów spoza rodziny Z-80
  - Koncepcja „rozproszonego sterownika przerw”





# Układy czasowo-licznikowe

---

- Przerwania w układzie Zilog Z80 CTC
  - Dla wejść „przerwań zewnętrznych”
    - Tryb licznikowy
    - Wartość początkowa = 1
    - Sprzętowe przeładowanie wartości początkowej
    - Programowalne aktywne zbocze sygnału przerwania
    - Maskowanie programowe
  - Dla pozostałych liczników
    - Zależnie od potrzeb

# Układy czasowo-licznikowe

---

- Zerowanie układu Zilog Z80 CTC
  - Zakończenie operacji zliczania
  - Blokada wszystkich przerwań
  - Wyjścia ZC/TO oraz  $\overline{\text{INT}}$  – nieaktywne
  - IEO=IEI
  - Linie danych – stan wysokiej impedancji